هندسة الحصر الكمي لتحسين كفاءة الطاقة في ترانزستورات أنابيب الكربون النانوية المتعرجة فائقة الانخفاض في استهلاك الطاقة

اعداد : د.خضر بشور

الملخص:

تقدم هذه الدراسة منهجاً في هندسة الحصر الكمي لتحسين كفاءة الطاقة في ترانزستورات تأثير المجال المصنعة من أنابيب الكربون النانوية(CNTFETs)، من خلال الاستفادة من الحصر الكمي المعتمد على القطر في أنابيب الكربون النانوية المتعرجة. وقد تم استخدام نموذج تحليلي يعتمد على صيغة لانداور لمحاكاة خصائص التيار–الجهد، وعلى العلاقات النظرية لفجوة النطاق المستمدة من نموذج الرباط المحكم.

تم توسيع النموذج ليشمل مقاومة التلامس(100 kΩ)، والسعات الطفيلية، وحساب حاصل (نتاج) القدرة–التأخير(PDP) ، ودراسة سرعة التبديل من خلال زمن التأخير (τ) وتردد القطع(f_T) ، ونمذجة التسخين الذاتي(Self-heating) ، وتحليل حساسية الأداء لانحرافات التصنيع. كما تمت مقارنة عازلين □SiO و □HfO ودراسة تأثير ذلك على الأداء.

تظهر النتائج أن تقليل قطر الأنبوب النانوي من 1.588 نانومتر إلى 0.556 نانومتر يزيد فجوة النطاق من 0.537eV إلى 1.533eV، مما يكبح تيار التسريب (I_{OFF}) بأكثر من ثمانية مراتب قياسية، محققاً نسبة I_{ON}/I_{OFF} تتجاوز 10^{12}. كما يقلل عازل □HfO من I_{OFF} بمقدار 4.4 مرات ولكنه يزيد PDP بمقدار 6.4 مرات. تتراوح سرعة التبديل بين 0.27-2.40ps وتردد القطع بين 66-595GHz، ويرتفع التسخين الذاتي بمقدار 19-30K . كما تم تحديد النطاق القطري 1.0-1.2nm كمنطقة تصميم مثلى، مع توصيات بالتكامل الهجين مع تقنيات CMOS الحالية في تطبيقات SRAM وأجهزة IoT . تؤكد هذه النتائج أن هندسة الحصر الكمي تتيح مفاضلة تصميمية مرنة بين التسريب، السرعة، واستهلاك الطاقة الديناميكية، مما يسمح بتخصيص أداء الترانزستور وفقاً لمتطلبات التطبيق المحددة، بدءاً من أجهزة الاستشعار منخفضة الطاقة وصولاً إلى المعالجات عالية التردد.

الكلمات المفتاحية:

الحصر الكمي، ترانزستورات أنابيب الكربون النانوية المتعرجة، فجوة النطاق وكبح التسريب، حاصل القدرة–التأخير، سرعة التبديل والتسخين الذاتي.

Quantum Confinement Engineering for Improving Energy Efficiency in Ultra-Low-Power Zigzag Carbon Nanotube Transistors

Abstract

This study introduces a quantum confinement engineering approach for enhancing the energy efficiency of Carbon Nanotube Field Effect Transistors (CNTFETs), through the utilization of diameter-dependent quantum confinement in zigzag carbon nanotubes. An analytical model based on the Landauer formula was employed to simulate current-voltage characteristics, relying on theoretical bandgap relations derived from the tight-binding model.

The model was extended to include contact resistance (100 kΩ), parasitic capacitances, power-delay product (PDP) calculation, switching speed analysis through propagation delay (τ) and cut-off frequency (f_T), self-heating modeling, and sensitivity analysis for fabrication tolerances. Two gate dielectrics (SiO_2 and HfO_2) were compared to investigate their impact on device performance.

Our results show that reducing the nanotube diameter from 1.588 nm to 0.556 nm increases the bandgap from 0.537 eV to 1.533 eV, leading to exponential suppression of leakage current (I_{OFF}) by over eight orders of magnitude, achieving an I_{ON}/I_{OFF} ratio exceeding 10^{12}. HfO_2 reduces I_{OFF} by 4.4× but increases PDP by 6.4× compared to SiO_2. The switching speed ranges from 0.27-2.40 ps with cut-off frequencies between 66-595

GHz, while self-heating raises the operating temperature by 19-30 K. The optimal diameter range for digital applications is identified as 1.0-1.2 nm, with recommendations for hybrid integration with existing CMOS technologies in SRAM and IoT applications. These findings confirm that quantum confinement engineering enables a flexible design trade-off between leakage current, switching speed, and dynamic power consumption, allowing transistor performance to be tailored according to specific application requirements, from low-power sensors to high-frequency processors.

Keywords:
Quantum confinement, zigzag carbon nanotube transistors, bandgap and leakage suppression, power-delay product, switching speed and self-heating..

1- المقدمة:

ما زالت عملية التصغير المستمرة للإلكترونيات القائمة على السيليكون تواجه تحديات أساسية في إدارة الطاقة، خاصة مع اقتراب أبعاد الأجهزة من المقاييس الذرية. عند هذه الحدود، تصبح الظواهر الميكانيكا الكمية، ولا سيما تيارات التسريب النفقية، أكثر هيمنة، مما يؤدي إلى تدهور كبير في الأداء وكفاءة الطاقة على حد سواء. وقد دفعت هذه التحديات إلى استكشاف مواد بقنوات بديلة، حيث برزت أنابيب الكربون النانوية (CNTs) كمرشح واعد بشكل خاص [1]. فبنيتها شبه أحادية البعد الفريدة، المقترنة بالنقل شبه الباليستي لحاملات الشحنة، تقدم إمكانات كبيرة للتطبيقات الإلكترونية عالية السرعة ومنخفضة الطاقة [2].

تستفيد ترانزستورات تأثير المجال المصنوعة من أنابيب الكربون النانوية (CNTFETs) من هذه الخصائص المميزة لتحقيق تحكم إلكتروستاتيكي محسن. يتيح هذا التحكم المُحسّن تنظيم الشحنة

بكفاءة مع التخفيف من التيارات النفقية المباشرة التي تؤثر بشكل متزايد على الترانزستورات السيليكونية التقليدية مع استمرار تصغيرها [3].

السمة الرئيسية التي تميز أنابيب الكربون النانوية هي التأثير البارز للحصر الكمي في خواصها الإلكترونية. على عكس أشباه الموصلات الحجمية التي تتميز بفجوة نطاق ثابتة، فإن فجوة النطاق لأنابيب الكربون النانوية شبه الموصِلة ترتبط عكسياً بقطره [4]. بالنسبة للأنابيب النانوية متعرجة النمط (موضوع هذا البحث)، تأخذ هذه العلاقة شكلاً رياضياً واضحاً يربط مباشرة بين البنية الهندسية والسلوك الإلكتروني. ينشأ هذا السلوك من حصر الدوال الموجية الإلكترونية داخل الهيكل الأسطواني، مما يُكمم الحالات الإلكترونية المتاحة. تُحول العلاقة العكسية بين فجوة النطاق والقطر الأبعاد الهيكلية للأنابيب النانوية المتعرجة إلى معامل تصميم كمي دقيق يمكن هندسته بشكل منهجي.

تشكل أنابيب الكربون النانوية المتعرجة، التي يتراوح قطرها النموذجي من 0.5 إلى 2 نانومتر، فئة مهمة من الأنظمة الميزوسكوبية حيث تكون ظواهر الحصر الكمي واضحة بشكل خاص. تجعل العلاقة الواضحة بين قطرها وخصائصها الإلكترونية منها منصات مثالية لاستكشاف كيفية توظيف التأثيرات الكمية لتحسين الأجهزة عملياً [5].

على الرغم من أن أداء ترانزستورات تأثير المجال لأنابيب الكربون النانوية مُوثق جيداً في الأدبيات العلمية، فإن التوظيف المنهجي للحصر الكمي في الأنابيب النانوية المتعرجة لتحسين كفاءة الطاقة لا يزال غير مُستكشف نسبياً. تعامل العديد من الدراسات مع فجوة النطاق على أنها خاصية مادية أصيلة متجاهلة إمكانية ضبطها عبر اختيار القطر المناسب.

بالإضافة إلى ذلك، ركزت معظم الدراسات على الخصائص الساكنة، متجاهلة معايير الأداء الديناميكي مثل سرعة التبديل، حاصل القدرة–التأخير(PDP) ، والتسخين الذاتي، والتي تعتبر حاسمة للتطبيقات الرقمية الحديثة. كما أن تأثير اختيار العازل مثل HfO□ (عالي السماحية) وتحسين التلامس المعدني–النانوي على الأداء لم يحظَ بالاهتمام الكافي.

تركز هذه الدراسة على أنابيب الكربون النانوية المتعرجة لإظهار كيف تتيح هندسة الحصر الكمي تحقيق تحسينات ملحوظة في كفاءة الطاقة لترانزستورات .CNTFET من خلال التحقيق المنهجي في الأنماط المتعرجة عبر نطاق قطر يتراوح بين 0.476-1.588nm، تم تحقيق تعزيز كبير في

فجوة النطاق وكبح تيارات التسريب بأكثر من ثمانية مراتب قياسية. كما تم إدراج مقاومة التلامس (100 kΩ)والسعات الطفيلية لحسابPDP ، ودراسة سرعة التبديل من خلال زمن التأخير (τ) وتردد القطع(f_T) ، ونمذجة التسخين الذاتي(Self-heating) ، وتحليل حساسية الأداء لانحرافات التصنيع، ومقارنة عازلي SiO و HfO كما تم دراسة تأثير دالة الشغل للأقطاب وكثافة الحالات (DOS) وتوزيع الشحنات. أخيراً، تم اقتراح منهجية للتكامل الهجين مع تقنيات CMOS الحالية في تطبيقات SRAM وأجهزة IoT . تكشف النتائج أن الحصر الكمي في الأنابيب النانوية المتعرجة ليس مجرد ظاهرة فيزيائية مثيرة للاهتمام، بل هو مبدأ تصميم دقيق للإلكترونيات النانوية المستقبلية منخفضة الطاقة.

2- هدف الدراسة:

هدف هذه الدراسة إلى استكشاف إمكانية توظيف هندسة الحصر الكمي في ترانزستورات أنابيب الكربون النانوية المتعرجة كأداة تصميم فعالة لتحسين كفاءة الطاقة، وذلك من خلال:

- دراسة تأثير تغيير قطر الأنبوب النانوي على فجوة النطاق، وتحليل كيفية انعكاس ذلك على تيارات التسريب (I_{OFF}) ونسب تيار التشغيل/الإيقاف (I_{ON}/I_{OFF}).
- إدراج مقاومة التلامس ($R_{contact} = 100k\Omega$) والسعات الطفيلية لحساب حاصل القدرة–التأخير (Power-Delay Product - PDP) ، وهو المعيار الحقيقي لتقييم كفاءة الطاقة في الدوائر الرقمية.
- دراسة سرعة التبديل والاستجابة الترددية للجهاز من خلال حساب زمن التأخير (τ) وتردد القطع(f_T) ، لضمان أن الترانزستور سريع بما يكفي للتطبيقات الرقمية الحديثة.
- نمذجة التسخين الذاتي (Self-heating) لدراسة كيفية تصريف الحرارة الناجمة عن كثافة التيار العالية في الأقطار الصغيرة جداً، وضمان استقرار الأداء تحت ضغط العمل المستمر.
- مقارنة أداء عازلين SiO التقليدي و HfO عالي السماحية(High-k) ، لمواجهة الزيادة الكبيرة في تيار التسريب عند تقليل طول القناة.

- تحليل حساسية الأداء لانحرافات التصنيع (Fabrication Tolerances) باستخدام طريقة الاستيفاء الخطي، لتحديد هامش الخطأ المسموح به في قطر الأنبوب النانوي.
- دراسة تأثير دالة الشغل (Work Function) للأقطاب على أداء الترانزستور، وتحديد المعدن الأمثل للتلامس.
- اقتراح منهجية للتكامل الهجين (Hybrid Integration) مع تقنيات CMOS الحالية مثلاً في وحدات الذاكرة SRAM وأجهزة IoT بدلاً من طرحها كبديل كامل، مما يعزز واقعية البحث وقابليته للتطبيق التجاري.
- تحديد النطاق القطري الأمثل الذي يحقق توازناً بين الأداء العالي، سرعة التبديل، واستهلاك الطاقة المنخفض، مع تقييم استقرار الأداء عبر درجات حرارة تشغيل مختلفة (200–400 كلفن).

3- مواد البحث وطرائقه:

تم في هذا البحث حساب فجوات النطاق باستخدام العلاقة النظرية ($E_g = 0.852/d$)، وهي مستمدة من نموذج الترابط القوي (Tight-Binding Model) للأنابيب النانوية المتعرجة، في حين تمت محاكاة خصائص التيار–الجهد باستخدام محاكي FETToy القائم على صيغة لانداور. طُبقت المعاملات الموحدة الآتية: طول قناة 20nm، سمك عازل (SiO_2) 1.5nm، وجهد V_{DS} = 1V، مع دراسة تأثير تغير طول القناة ودرجة الحرارة (200–400 كلفن) على الأداء.

كما تم أيضاً دراسة مقاومة التلامس والسعات الطفيلية وتم حساب سعة البوابة وحساب حاصل القدرة–التأخير (Power-Delay Product (PDP. و تمت المقارنة بين الأداء عند استخدام عازلين SiO_2 و HfO_2 بنفس السماكة t_{ox} = 1.5nm .كما تمت دراسة سرعة التبديل من خلال حساب زمن التأخير وتردد القطع. ونمذجة التسخين الذاتي (Self-heating) عبر حساب القدرة الحرارية والمقاومة الحرارية. بالإضافة إلى ذلك تمت دراسة كثافة الحالات (DOS) للأنبوب النانوي وحساب توزيع الشحنات. وكذلك تأثير الأقطاب (Source/Drain Contacts) على أداء الترانزستور.

4- نمذجة ترانزستورات CNTFET :

يحدد هذا القسم المبادئ الفيزيائية الأساسية التي تحكم الحصر الكمي في أنابيب الكربون النانوية المتعرجة، ويقدم النماذج الكمية المستخدمة لتقييم تأثيرها على أداء الترانزستور.

4-1 الحصر الكمي وتشكيل فجوة النطاق في الأنابيب النانوية متعرجة النمط:

يؤدي تقليل الأبعاد في المواد النانوية – من الطبقات ثنائية الأبعاد إلى الأسلاك النانوية أحادية البعد، وصولاً إلى النقاط الكمية صفرية الأبعاد – إلى تعديلات عميقة في خصائصها الإلكترونية بسبب الحصر الكمي [6].

على عكس أشباه الموصلات التقليدية ذات فجوة النطاق الجوهرية الثابتة، فإن فجوة النطاق لأنابيب الكربون النانوية هي خاصية قابلة للتصميم تحددها هندستها. تنشأ هذه القابلية للضبط من الحصر الكمي، حيث يؤدي تقييد حركة حاملات الشحنة إلى أبعاد مماثلة لطولها الموجي الكمي إلى ظهور حالات طاقة منفصلة [7]. في أنابيب الكربون النانوية المتعرجة، يكون هذا الحصر واضحاً بسبب بنيتها الأسطوانية. يجب أن تفي الدوال الموجية للإلكترونات بشروط دورية حول محيط الأنبوب، مما يُكمم الزخم المحيطي، ويربط بشكل مباشر بين البنية الفيزيائية والخصائص الإلكترونية4] ،[5. بالنسبة للأنابيب النانوية المتعرجة شبه الموصلة، والمعرفة بمتجه النمط الحلزوني(n,0) ، هناك علاقة عكسية أساسية بين فجوة النطاق (E_g) والقطر (d) [8]:

$$E_g = \frac{2\gamma_0 a_{c-c}}{d} = \frac{0.852}{d} \quad (1)$$

حيث أن γ هي طاقة الترابط ($\gamma \approx 3.0$ eV)، و a_{c-c} هي طول الرابطة الكربون–كربون(a_{c-c} = 1.42 Å)، و d هو قطر الأنبوب النانوي.

تتفق هذه العلاقة العكسية مع ما ورد في دراسات سابقة[9] ، حيث تم التأكيد على أن فجوة النطاق في أنابيب الكربون النانوية ترتبط عكسياً مع القطر، وأن زيادة القطر تؤدي إلى تقليل فجوة النطاق. هذه التناسبية تعني أن فجوة النطاق قابلة للضبط، فاختيار قطر أصغر يؤدي مباشرة إلى فجوة نطاق أكبر. بالنسبة للأنابيب النانوية متعرجة النمط، فإن شرط السلوك شبه الموصِل هو (n $\bmod 3) \neq 0$ [1].

4–2 إطار عمل النقل الكمي:

لحساب خصائص التيار–الجهد في ترانزستورات تأثير المجال لأنابيب الكربون النانوية (CNTFETs)، تم استخدام محاكيFETToy ، وهو نموذج تحليلي يعتمد على صيغة لانداور في إطار النقل الباليستي، يقوم محاكي FETToy بحساب التيار الكهربائي باستخدام صيغة لانداور (Landauer formula) والتي تعطى بالعلاقة التالية[10]:

$$I = \frac{4e}{h}\int_{-\infty}^{+\infty} T\left(E, V_g\right)[f_s(E) - f_D(E)]dE \qquad (2)$$

حيث أن $T(E,V_g)$ هي احتمالية النفاذ عبر الجهاز تحت جهد البوابةVg ، و $f_S(E), f_D(E)$ هي توزيعات فيرمي–ديراك لوصلة المصرف – المنبع.

3–4 نمذجة تيار التسريب:

المصدر المهيمن للطاقة الساكنة في الترانزستورات النانوية هو تيار التسريب في حالة الإيقاف (I_{OFF})، والذي يحكمه النفق الكمي من نطاق إلى نطاق (BTBT) (Band-to-Band Tunneling)، تعتمد احتمالية النفق أُسياً على فجوة النطاق. يُعطي النموذج القياسي المُشتق من تقريب WKB (Wentzel–Kramers–Brillouin approximation) لترانزستورات تأثير المجال لأنابيب الكربون النانوية (CNTFETs) بالعلاقة [11] :

$$I_{off} = I_o.\exp(-\frac{\pi\sqrt{m^*}.{E_g}^{3/2}}{2\sqrt{2}.e.\hbar.F}) \qquad (3)$$

حيث أن: I_{OFF} هو تيار التسريب في حالة الإيقاف (V_{GS}=0V)، و I_O هو معامل التيار الأساسي (يتناسب مع مساحة المقطع العرضي وكثافة الحالات)، و*m هي الكتلة الفعالة (كتلة الإلكترون في الوسط البلوري لأنابيب الكربون النانوية)، وF هو شدة المجال الكهربائي، و e هي شحنة الإلكترون وتساوي C □10□¹□ × 1.6، و □ هو ثابت بلانك المخفض (× h/2π = 1.055 10□³□ J·s).

يكشف الجمع بين المعادلتين (2.1) و (2.3) عن علاقة متتالية قوية:

$$d \downarrow \Rightarrow E_g \uparrow \Rightarrow I_{off} \downarrow \qquad (4)$$

وبالتالي، فإن تعزيز الحصر الكمي عن طريق تقليل القطر يزيد من فجوة النطاق، مما ينعكس بدوره على كبح تيار التسريب بشكل أسي. شكل هذا التأثير المضاعف القوي محور استراتيجية تحسين الطاقة في هذه الدراسة.

4-4 تأثير درجة الحرارة على الحصر الكمي:

يجب أن يظل أداء ترانزستورات CNTFET مستقرًا عبر درجات حرارة التشغيل، ويعتبر تضييق فجوة النطاق مع زيادة درجة الحرارة، بسبب تفاعلات الإلكترون–فونون، هو أمر راسخ في فيزياء أشباه الموصلات. استنادًا إلى بيانات فجوة النطاق المعتمدة على درجة الحرارة المبلغ عنها في الأدبيات [12]، تمت معايرة هذا الاعتماد باستخدام تقريب خطي:

$$E_g = E_g(300) + \alpha \times (\mathrm{T} - 300) \qquad (5)$$

حيث إن $\alpha = -4.7 \times 10^{-4}\ eV/K$ وهو معامل درجة الحرارة.

يقدم هذا النموذج الخطي تقريبًا معقولاً على نطاق درجة الحرارة (200-400K) المدروس، حيث يؤدي هذا التضييق الحراري إلى زيادة التسريب عند درجات الحرارة الأعلى.

4-5: نمذجة المقاومة الطفيلية والسعات والتأثيرات العابرة:

أولاً: المقاومة الكلية ومقاومة التلامس:

وفقاً للنموذج المرجعي لترانزستورات CNTFET الصادر عن جامعة ستانفورد [13]، تتكون المقاومة التسلسلية للترانزستور من مقاومة التلامس المعدني–النانوي (R_C) ومقاومة امتدادات المصرف والمنبع (R_{ext}).

$$R_S = R_C + R_{ext} \qquad (6)$$

في هذا البحث، ولأن طول القناة قصير 10nm أو 20nm، تم دمج مقاومة الامتدادات ضمن مقاومة القناة، لتصبح المقاومة الكلية للترانزستور في حالة التشغيل:

$$R_{total} = R_{contact} + R_{channel}$$

تم اعتماد قيمة $R_{contact} = 100K\Omega$ بناءً على نموذج جامعة ستانفورد VS-CNFET الذي يعاير هذه القيمة تجريبياً [13]، حيث يتراوح النطاق النموذجي لمقاومة التلامس في أنابيب الكربون النانوية بين 10KΩ و 1MΩ.

وبالنسبة لـ $R_{channel}$ فهي تساوي

$$R_{channel} = \frac{V_{DS}}{I_{ON}}$$

ثانياً: سعة البوابة الأسطوانية:

في حالة الهيكل الأسطواني المحيطي(Gate-All-Around) ، تحسب سعة البوابة (لكل وحدة طول) بالعلاقة [14]:

$$C_{gs} = \frac{2\pi\varepsilon_0\varepsilon_{ox}}{\ln[\frac{2h+d}{d}]} \quad (7)$$

حيث: h: سماكة العازل، d قطر الأنبوب، ε_{ox} هو ثابت العازلية له، ε_0 هو ثابت العازلية في الفراغ.

ثالثاً: حاصل (نتاج) القدرة–التأخير (PDP):

يعد حاصل القدرة–التأخير (PDP) مقياساً أساسياً لكفاءة الطاقة في الدوائر الرقمية، حيث يعبر عن الطاقة اللازمة لتبديل الترانزستور من حالة إلى أخرى، يعطى PDP في الدوائر الرقمية بالعلاقة [15]:

$$PDP = C_{Load} \times {V^2}_{DD}$$

حيث C_{load} هي سعة الحمل الكلية، و V_{DD} هو جهد التغذية (1V في هذه الدراسة) في النماذج المبسطة ولأن السعة الطفيلية صغيرة نسبياً مقارنة بسعة البوابة في الترانزستورات فائقة الصغر، تم استخدام سعة البوابة C_{gate} كتقريب لـ C_{load} ، أي $C_{Load} \approx C_{gate}$ لتصبح المعادلة المستخدمة في هذا العمل على الشكل التالي:

$$PDP = C_{gate} \times {V^2}_{DD} \quad (8)$$

رابعاً: التأثيرات العابرة (سرعة التبديل):

لتقييم الأداء الديناميكي للترانزستور وقدرته على العمل في التطبيقات عالية التردد، تم حساب معلمتين رئيسيتين: زمن التأخير (τ) وتردد القطع (f_T): باستخدام العلاقتين التاليتين [16]:

$$\tau = \frac{C_{gate} \times V_{DD}}{I_{ON}} \quad (9)$$

$$f_T = \frac{I_{ON}}{2 \times \pi \times C_{total} \times V_{DD}} \quad (10)$$

خامساً: التسخين الذاتي (Self-heating) :

تنتج الحرارة في الترانزستور أثناء التشغيل بسبب مرور التيار عبر مقاومة القناة، مما يؤدي إلى ارتفاع درجة حرارة الجهاز. يمكن حساب الطاقة الحرارية المتولدة في الترانزستور أثناء التشغيل بالعلاقة:

$$P_{heat} = I_{ON} \times V_{DS} \quad (11)$$

حيث P_{heat} هي القدرة الحرارية المتولدة بوحدة الواتW ، I_{ON} هو تيار التشغيل بوحدة الأمبير A، و V_{DS} هو جهد المصرف –المنبع (1.0 V).

ويعطى ارتفاع درجة حرارة الأنبوب النانوي عن درجة حرارة المحيط يعطى بالعلاقة [17]:

$$\Delta T = P_{heat} \times R_{th} \quad (12)$$

حيث ΔT هو ارتفاع درجة الحرارة بوحدة الكلفنK ، و R_{th} هي المقاومة الحرارية الكلية للجهاز (Thermal Resistance)والتي تعتمد على قطر الأنبوب النانوي وخصائص المواد المحيطة، وهي مدى صعوبة خروج الحرارة من الأنبوب النانوي إلى المحيط. تحسب بالعلاقة [17]:

$$R_{th} = R_{th}(CNT) + R_{th}(Oxide) + R_{th}(Substrate) \quad (13)$$

حيث إن:

$R_{th}(CNT)$: هي المقاومة الحرارية للأنبوب النانوي نفسه.

$R_{th}(Oxide)$ هي المقاومة الحرارية لطبقة العازل (SiO_2) أو (HfO_2).

$R_{th}(Substrate)$ هي المقاومة الحرارية للركيزة (القاعدة السفلية).

للتبسيط تم اعتماد قيمة نموذجية لـ R_{th} كما يلي: للأنبوب (7,0): 10^7 K/W و للأنبوب (13,0): 5×10^6 K/W وللأنبوب (20,0): 3×10^6 K/W.

وتكون درجة حرارة التشغيل الفعلية للترانزستور هي [17]:

$$T_{\text{operation}} = T_{\text{ambient}} + \Delta T \quad (14)$$

حيث $T_{ambient}$ هي درجة حرارة المحيط 300 K (في الظروف العادية).

4-6 كثافة الحالات (DOS) وتوزيع الشحنات:

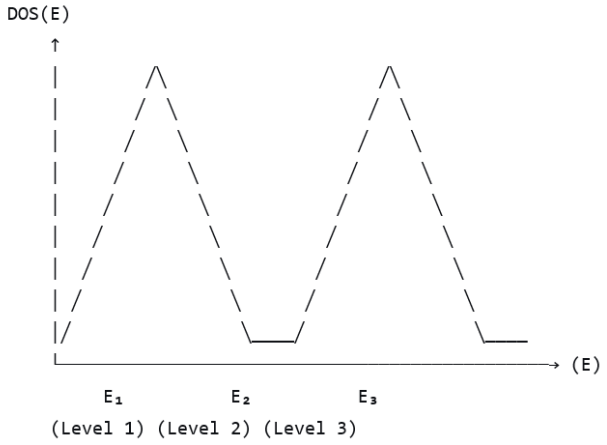
تصف كثافة الحالة (DOS) لنظام ما عدد الحالات الممكن شغلها لكل فترة من الطاقة في كل مستوى طاقة متاح، حيث يعني ارتفاع مستوىDOS عند مستوى طاقة معين أن هناك العديد من الحالات المتاحة ليتم شغلها، فعندما DOS يساوي الصفر ذلك يعني أنه لا يمكن شغل أي حالة على مستوى الطاقة هذا.

تعمل الأنابيب النانوية كمواد نصف ناقلة إذا كانت تحتوي فجوة طاقة (Energy Band) بين حزمة الناقلية وحزمة التكافؤ. وتتصرف كمواد ناقلة إذا تداخلت حزمة الناقلية مع حزمة التكافؤ وعندها يمكن أن يثار الإلكترون بسهولة أكبر من مستوى حزمة التكافؤ إلى حزمة الناقلية. وبالتالي فإن DOS وأنواع CNT هي التي تحدد الناقلية للمادة. بالنسبة للإلكترون في حزمة الناقلية، فإن زيادة طاقة الإلكترون تتسبب في توفير المزيد من الحالات ليتم شغلها، عندما تكون كثافة الحالة متقطعة لفاصل زمني معين للطاقة فهذا يعني أنه لا توجد حالات متاحة للإلكترونات لكي تشغلها في فجوة الطاقة. وهذا يعني أن الإلكترون الذي يكون على حافة حزمة الناقلية يجب أن يفقد طاقة تساوي فجوة الطاقة للانتقال إلى حزمة التكافؤ. إن كثافة الحالات موجودة فقط للإلكترونات الحرة، وتكون كثافة الحالات هي صفر داخل فجوة الطاقة [12].

عندما نطبق جهداً على البوابة(V_{GS}) ، نرفع مستوى طاقة فيرمي (E_F) داخل الأنبوب. وكلما ارتفعتE_F ، زاد عدد الإلكترونات التي تدخل القناة. وتؤثر كثافة الحالات على تيار التشغيل (I_{ON}) حيث أن: التيار = (شحنة الإلكترون) × (السرعة) × (عدد الإلكترونات) وباعتبار أن السرعة ثابتة تقريباً في الأنابيب النانوية (سرعة فيرمي $8 \times 10^5 m/s \approx$)، فإنه عندما تكون كثافة الحالات أكبر يكون عدد الالكترونات أكبر وبالتالي نحصل على تيار أكبر.

في الأنابيب النانوية أحادية البعد، تظهر ما يعرف بتفردات فان هوف (Van Hove singularities)في كثافة الحالات، حيث تبلغ كثافة الحالات قيماً عالية جداً عند طاقات محددة

تتوافق مع المستويات الفرعية. القمة الأولى تقع عند الطاقة E□ (أول مستوى فرعي)، والقمة الثانية عند الطاقة E□ (ثاني مستوى فرعي)، وهكذا كما هو موضح في الشكل 1.



الشكل 1. تفردات فان هوف في كثافة الحالات لأنبوب نانوي أحادي البعد

وتكون طاقة المستوى تساوي نصف قيمة فجوة النطاق مضروبة برقم المستوى حسب العلاقة التالية [18]:

$$E_n = n \times (\frac{E_g}{2}) \quad (15)$$

بناءً على ذلك، يمكن إجراء مقارنة بسيطة لتوزيع الإلكترونات في القناة: عندما يكون مستوى فيرمي (E_F) أقل من طاقة المستوى الأول(E□) ، لا توجد إلكترونات حرة ويكون الترانزستور في حالة الإيقاف (تيار يساوي صفراً). وعندما يقع E_F بين E□ و E□ ، تشغل الإلكترونات المستوى الفرعي الأول فقط، مما يؤدي إلى تيار تشغيل منخفض. أما عندما يرتفع E_F فوق E□ ، فتشغل الإلكترونات كلاً من المستويين الأول والثاني، مما يؤدي إلى تيار تشغيل أكبر.

4-7 حدود النموذج الباليستي والانتقال إلى النقل غير الباليستي:

يفترض هذا البحث النقل الباليستي(Ballistic Transport) ، وهو افتراض يظل صالحاً عندما يكون طول القناة (L_{ch}) أقل من مسار الانتشار الحر (Mean Free Path - MFP) والذي يمثل متوسط المسافة التي يقطعها الإلكترون قبل أن يصطدم، والذي تبلغ قيمته حوالي 100 نانومتر

عند درجة حرارة 300 كلفن. ومع ذلك، عند أطوال قناة أكبر، تصبح تأثيرات التشتت (Scattering) أكثر هيمنة، مما يستدعي تعديل النموذج ليشمل هذه التأثيرات.

في حالة النقل الباليستي يُفترض أن الإلكترونات تمر من المنبع إلى المصرف بدون أي تصادم أو تشتت مع الذرات أو العيوب أو الإلكترونات الأخرى، وهذا الافتراض صحيح فقط عندما يكون طول القناة قصيراً جداً (أقل من 20 نانومتر تقريباً). أما عندما يكون طول قناة أكبر (مثلاً 50 نانومتر أو أكثر قليلاً)، فإن النموذج الباليستي لن يعطي نتائج دقيقة، لأنه سيحتاج إلى بيانات عن تشتت الحوامل.

بالنسبة للقنوات الأطول، يتم استخدام تصحيح للتيار وفقاً للعلاقة [19]:

$$I_{actual} = \frac{I_{ballistic}}{1+\frac{L_{ch}}{MFP}} \quad (16)$$

حيث أن $I_{ballistic}$ يمثل التيار في حالة النقل الباليستي و I_{actual} يمثل التيار الحقيقي بعد التصحيح.

4-8 تأثير دالة الشغل للأقطاب (Source/Drain Contacts) :

عند تلامس المعدن مع الأنبوب النانوي شبه الموصل، يتكون حاجز شوتكي (Schottky Barrier) تحدده العلاقة التالية:[20]

$$\emptyset_B = \emptyset_{metal} - \chi \quad (17)$$

حيث: $\emptyset_{metal}$ هي دالة شغل المعدن (eV)، و χ هي ألفة الإلكترون (Electron Affinity) للأنبوب النانوي وتساوي 4.5 eV [20]، وهي تمثل الفرق بين حافة نطاق التوصيل ومستوى الفراغ.

ثانياً: المعدن المستخدم في هذه الدراسة

تم استخدام التيتانيوم (Ti) بدالة شغل $\emptyset_{metal} = 4.3\text{eV}$ ، وهي قيمة قياسية للتيتانيوم النقي مما يعطي:

$$\emptyset_B = 4.3 - 4.5 = -0.2\text{eV}$$

تشير هذه القيمة السالبة إلى أن مستوى فيرمي للمعدن يقع داخل نطاق التكافؤ (Valence Band) للأنبوب النانوي، مما يعني غياب أي حاجز يمنع مرور الإلكترونات. وبالتالي، فإن استخدام التيتانيوم يحقق تلامساً أومياً مثالياً.

إذا كانت هذه القيمة موجبة، يتشكل تلامس شوتكي(Schottky Contact)، وهو تلامس ضعيف يقلل من تيار التشغيل.

9-4 تحليل حساسية الأداء لانحرافات التصنيع:

في عمليات التصنيع الواقعية للأجهزة النانوية، من المستحيل تحقيق الأبعاد الهندسية بدقة مطلقة. حيث تنشأ انحرافات عشوائية صغيرة عن القيم التصميمية بسبب محدودية دقة عمليات التصنيع. هذه الانحرافات، رغم صغرها، قد تؤدي إلى تباين كبير في أداء الترانزستورات، خاصة تلك التي تعتمد على ظواهر كمومية حساسة مثل الحصر الكمي.

لتقييم مدى تأثر أداء الترانزستور بانحرافات التصنيع الواقعية، تم اعتماد منهجية تعتمد على البيانات المحاكاة الأصلية. تم استخدام طريقة الاستيفاء الخطي (Linear Interpolation) لتقدير قيم I_{ON} وI_{OFF} عند انحرافات صغيرة عن القيم الاسمية للقطر، وذلك وفقاً للمعادلة العامة (معادلة الاستيفاء الخطي) [21]:

$$y = y_0 + (x - x_0)\frac{y_b - y_a}{x_b - x_a} \qquad (17)$$

حيث (x_a, y_a) و (x_b, y_b) هما النقطتان المجاورتان للقيمة المطلوبة.

5- النتائج ومناقشتها:

5-1 محاكاة فجوة النطاق المعتمدة على القطر:

تم تحديد فجوة النطاق الإلكترونية (E_g) لكل أنبوب كربون نانوي متعرج النمط بالاعتماد على النموذج النظري المستمد من مبادئ الحصر الكمي للأنابيب النانوية المعزولة. بالنسبة للأنماط المتعرجة شبه الموصلة حيث$0 \neq (n \bmod 3)$ ، تتبع فجوات النطاق المحسوبة العلاقة العكسية مع القطر (المعادلة 2.1)، وهي علاقة راسخة تعبر عن تأثير الحصر الكمي في الهياكل النانوية أحادية البعد. يلخص الجدول 1 قيم فجوة النطاق المحسوبة نظرياً للأنابيب النانوية المتعرجة عبر نطاق الأقطار المدروس.

الجدول 1. قيم فجوة النطاق المحسوبة نظرياً لأنابيب الكربون النانوية المتعرجة

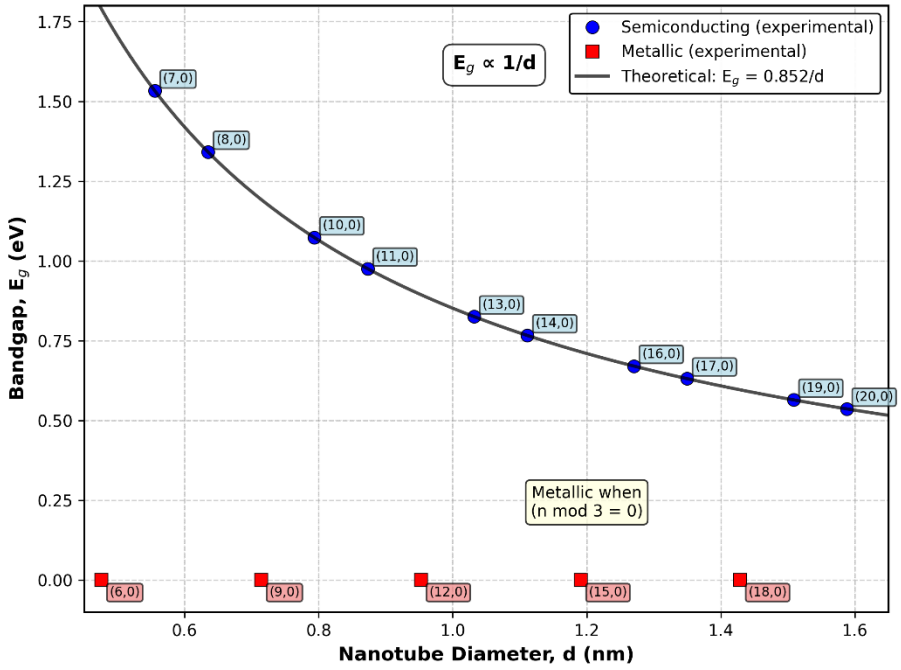
Chiral Vector	Diameter (nm)	Bandgap (eV)	Type	Metallic Condition
(6,0)	0.4763	0.0000	Metallic	(n-0) % 3 = 0
(7,0)	0.5557	1.5331	Semiconductor	(n-0) % 3 ≠ 0
(8,0)	0.6351	1.3415	Semiconductor	(n-0) % 3 ≠ 0
(9,0)	0.7145	0.0000	Metallic	(n-0) % 3 = 0
(10,0)	0.7939	1.0732	Semiconductor	(n-0) % 3 ≠ 0
(11,0)	0.8733	0.9756	Semiconductor	(n-0) % 3 ≠ 0
(12,0)	0.9527	0.0000	Metallic	(n-0) % 3 = 0
(13,0)	1.0321	0.8255	Semiconductor	(n-0) % 3 ≠ 0
(14,0)	1.1115	0.7665	Semiconductor	(n-0) % 3 ≠ 0
(15,0)	1.1909	0.0000	Metallic	(n-0) % 3 = 0
(16,0)	1.2703	0.6707	Semiconductor	(n-0) % 3 ≠ 0
(17,0)	1.3497	0.6313	Semiconductor	(n-0) % 3 ≠ 0
(18,0)	1.4290	0.0000	Metallic	(n-0) % 3 = 0
(19,0)	1.5084	0.5648	Semiconductor	(n-0) % 3 ≠ 0
(20,0)	1.5878	0.5366	Semiconductor	(n-0) % 3 ≠ 0

تُشير القيم الصفرية إلى فجوات نطاق معدنية، وفقاً لقاعدة $(n \bmod 3 = 0)$.

يعكس معدل تغير فجوة النطاق مع القطر $(\Delta E_g / \Delta d)$ الطبيعة غير الخطية للحصر الكمي، حيث تبلغ هذه الحساسية القيمة (1.93 eV/nm-) في منطقة الحصر القوي بين (7,0) و (10,0) ، وتنخفض إلى القيمة (0.42 eV/nm-) في منطقة الحصر الضعيف بين (16,0) و(20,0) ، أي بفارق 4.6 أضعاف. وهذا يؤكد أن تأثيرات الحصر الكمي أكثر وضوحاً في الأنابيب النانوية ذات الأقطار الصغيرة.

يُثبت الاعتماد $E_g \propto 1/d$ من خلال التناقص المنتظم لفجوة النطاق من 1.533 eV عند 0.556 nm إلى 0.537 eV عند 1.588 nm، مع تراجع التأثير غير الخطي عند الأقطار الأكبر.

يُظهر الشكل 2 قيم فجوة النطاق المحسوبة نظرياً (E_g) باستخدام العلاقة $E_g = 0.852/d$ لأنابيب الكربون النانوية المتعرجة شبه الموصلة، موزعة على نطاق الأقطار المدروسة.



الشكل 2. فجوة النطاق المحسوبة نظرياً بدلالة القطر لأنابيب الكربون النانوية المتعرجة

5-2 خصائص التيار-الجهد:

5-2-1 تحليل تيار التشغيل: الاعتماد على القطر وحساسية جهد البوابة

يحدد تيار التشغيل (I_{ON}) قدرة الترانزستور على دفع التيار في حالته النشطة، تم حساب I_{ON} للأنابيب النانوية المتعرجة باستخدام محاكي FETToy المعياري، وبالمعاملات التالية (V_{DS} = 1.0V، سمك عازل البوابة t_{ox} = 1.5nm، ε_r = 3.9 وهو مصنوع من SiO_2، وطول القناة L_{ch} = 20nm، ودرجة الحرارة T = 300K)، لتحليل الأداء تحت ظروف التشغيل العادية والمتقدمة، تم عرض قيم I_{ON} عند جهدي بوابة V_{GS} = 0.5V (يمثل التشغيل منخفض الطاقة) و V_{GS} = 1.0V(كمرجع للمقارنة) في الجدول 2.

الجدول 2. تيار التشغيل (I_{ON}) بدلالة القطر عند جهدي V_{GS} = 0.5V و V1.0

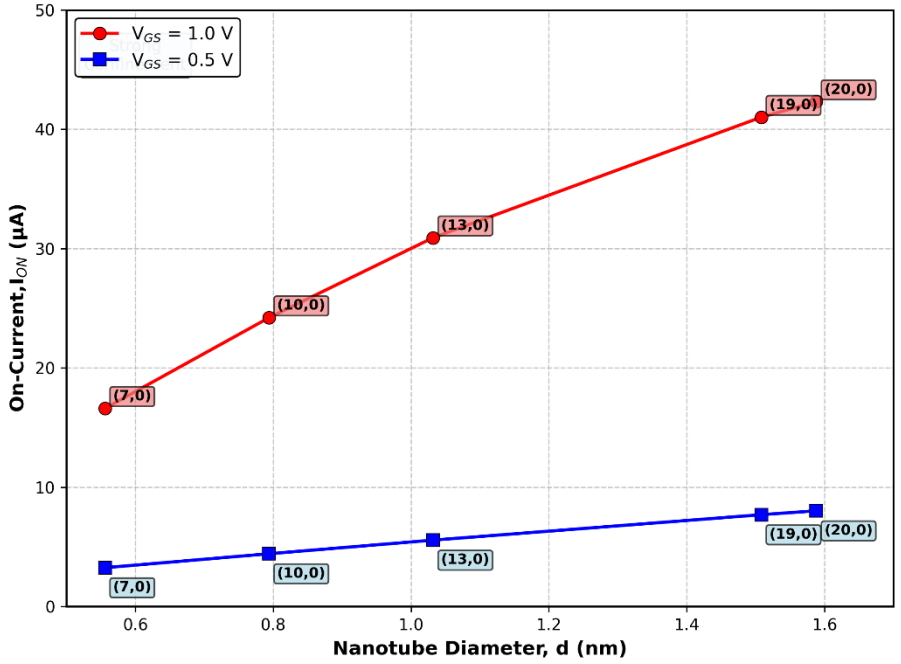
Diameter (nm)	Chiral Vector	I_{on} @ V_{GS}=1V (µA)	I_{on} @ V_{GS}=0.5V (µA)
0.556	(7,0)	16.6	3.25

0.794	(10,0)	24.2	4.42
1.032	(13,0)	30.9	5.56
1.508	(19,0)	41	7.69
1.588	(20,0)	42.3	8.02

من الجدول 2، نلاحظ ما يلي:

- اعتماد تيار التشغيل على القطر: يزداد I_{ON} بزيادة القطر، حيث يرتفع من 3.25μA للأنبوب (7,0) إلى 8.02μA للأنبوب (20,0) عند V_{GS} = 0.5 V (تحسن 2.5 ضعف تقريباً)، ويرتفع من 16.6μA للأنبوب (7,0) إلى 42.3μA للأنبوب (20,0) عند V_{GS} = 1.0 V (تحسن 2.55 ضعف تقريباً). وهذا التقارب في نسبة التحسن يُظهر أن تأثير القطر على I_{ON} ثابت ومستقل عن جهد البوابة. يتفق هذا السلوك مع النتائج في الدراسة [22] حيث أظهرت أن تأثير القطر على أداء الترانزستور يبقى ثابتاً ومستقلاً عن تغير ظروف التشغيل، مما يؤكد متانة العلاقة بين الأبعاد الهندسية والخصائص الإلكترونية في هذه الأجهزة.
- استجابة عالية لجهد البوابة: تؤدي مضاعفة V_{GS} من 0.5V إلى 1.0V إلى زيادة I_{ON}بمقدار 5 أضعاف تقريباً، مما يؤكد التحكم الإلكتروستاتيكي الممتاز.
- علاقة عكسية مع فجوة النطاق: يتوافق ارتفاع I_{ON} مع انخفاضE_g ، حيث يحقق الأنبوب (7,0) ذو E_g الكبيرة (~1.53 eV) أقلI_{ON} ، بينما يحقق (20,0) ذو E_g الصغيرة (~0.54 eV)أعلىI_{ON} .

يُوضح الشكل 3 تيار التشغيل (I_{ON}) بدلالة قطر الأنبوب النانوي عند جهدي بوابة V_{GS} = 0.5V و 1.0V، ووفقاً لظروف المحاكاة المذكورة. تظهر الزيادة شبه الخطية في I_{ON} مع زيادة القطر، مما يعكس تعزيز قدرة دفع التيار في الأنابيب ذات الأقطار الأكبر.



الشكل 3. تيار التشغيل (I_{ON}) بدلالة قطر الأنبوب النانوي عند جهدي بوابة V_{GS} = 0.5V و 1.0V

تتكامل هذه النتائج مع ما أظهرته دراسة سابقة من أن زيادة طول القناة يقلل من تيار التشغيل (I_{ON}) [23]. وبالتالي يواجه المصممون تحدي تحسين مزدوج، فبينما قد تكون القنوات الأطول مرغوبة لتطبيقات معينة، إلا أنها تأتي على حساب انخفاض تيار الدفع. على العكس من ذلك، توفر الأقطار الأصغر تقليلًا أسياً لتيار التسريب (I_{OFF}) ولكن مع انخفاض معتدل في تيار التشغيل (I_{ON}) . يجب أن يوازن نقطة التصميم المثلى كلا البعدين في وقت واحد.

2-2-5 كبح تيار التسريب بهندسة الحصر الكمي:

يمثل تيار التسريب في حالة الإيقاف (I_{OFF}) أحد التحديات الأكثر أهمية في تطوير الأجهزة الإلكترونية النانوية فائقة التصغير، فمع اقتراب أبعاد الترانزستور من المقاييس الذرية، يصبح النفق من نطاق إلى نطاق (BTBT) آلية تسريب مهيمنة، مما يؤدي إلى استهلاك طاقة ساكنة كبيرة حتى عندما يكون الترانزستور مطفأً اسمياً [24]. تقدم أنابيب الكربون النانوية المتعرجة حلاً فعالاً

لهذا التحدي عن طريق تحويل فجوة النطاق من خاصية مادية ثابتة إلى معامل تصميم قابل للضبط بدقة من خلال اختيار القطر.

يعرض الجدول 3 قيم تيار التسريب (I_{OFF}) المحسوبة لأنابيب نانوية متعرجة مختارة تحت ظروف التشغيل القياسية التالية: ($V_{DS} = 1.0V$، $V_{GS} = 0V$، سمك عازل البوابة $t_{ox} = 1.5nm$ ، $\varepsilon_r = 3.9$ وهو مصنوع من SiO_2، وطول القناة$L_{ch} = 20nm$ ، $T = 300K$). تم الحصول على هذه القيم باستخدام نموذج النفق الكمي من نطاق إلى نطاق (BTBT) (المعادلة 2.3)، متضمنًا تأثيرات الحصر الكمي المتأصلة في أنابيب الكربون النانوية.

الجدول 3. قيم تيار التسريب المحسوبة لأنابيب نانوية مختارة عند طول قناة $L_{ch} = 20nm$

Chiral Vector	Diameter (nm)	Bandgap, E_g (eV)	I_{OFF} (A)
(7,0)	0.556	1.533	2.3×10^{-18}
(10,0)	0.794	1.073	6.8×10^{-15}
(13,0)	1.032	0.825	8.9×10^{-13}
(19,0)	1.508	0.565	2.7×10^{-10}
(20,0)	1.588	0.537	4.7×10^{-10}

تُظهر البيانات في الجدول 3 انخفاضاً أُسياً كبيراً في تيار التسريب (I_{OFF}) مع تقليل قطر الأنبوب النانوي، حيث تبين هذه النتائج أن تيار التسريب ينخفض بأكثر من ثمانية مراتب قياسية (حوالي 10^8 ضعف) من $4.7 \times 10^{-10} A$ إلى $2.3 \times 10^{-18} A$ عند الانتقال من الأنبوب (20,0) ذي القطر الأكبر (1.588 nm) إلى الأنبوب (7,0) ذي القطر الأصغر (0.556 nm)، ويتوافق هذا السلوك تماماً مع العلاقة النظرية المشتقة من تقريب WKB المعادلة (2.3).

عند مقارنة قيم تيار التسريب (I_{OFF}) المحسوبة لدينا مع النتائج المنشورة في الأدبيات العلمية، يُلاحظ توافق نوعي مع الأخذ في الاعتبار الاختلافات الكمية التي تُعزى إلى اختلافات معاملات التصميم. على سبيل المثال، أبلغت الدراسة [25] عن تيار تسريب $I_{OFF} \approx 1nA$ لأنبوب نانوي بقطر $d \approx 1.02nm$ باستخدام البارامترات التالية $L_{ch} = 10nm$ ، $t_{ox}=2.0nm$، $T=300K$.

يمكن تفسير الفرق بين هذه القيمة وقيمتنا المحسوبة البالغة 8.9×10^{-13} للأنبوب النانوي (13,0) (ذي القطر المماثل) بعاملين رئيسيين:

1. تأثير طول القناة :(L_{ch}) يزداد تيار التسريب أُسيًا مع طول القناة الأقصر بسبب زيادة شدة المجال الكهربائي ($F \approx V_{DS} / L_{ch}$).

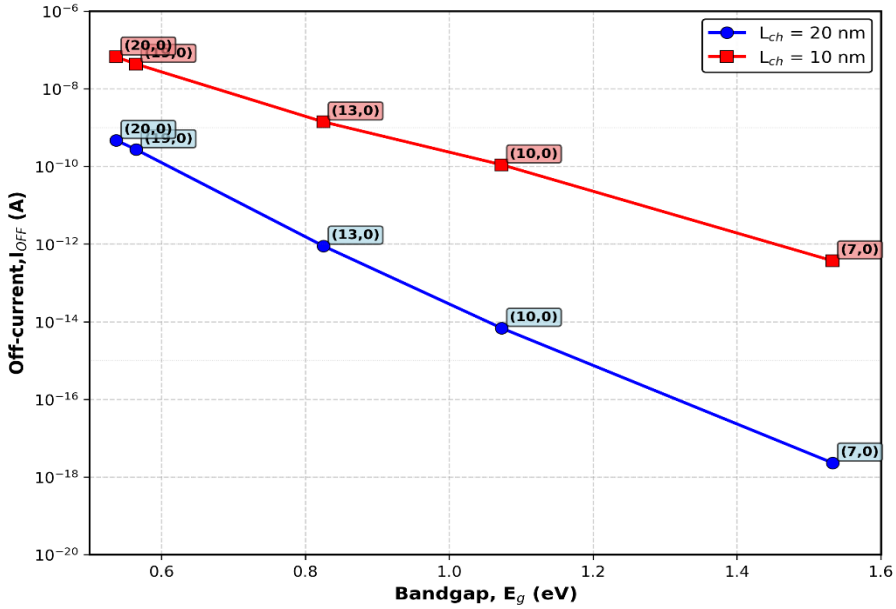
2. تأثير سمك العازل (t_{ox}) : يحسن عازل البوابة الأرق (1.5 نانومتر مقابل 2.0 نانومتر) التحكم الإلكتروستاتيكي، مما يقلل تيار التسريب.

لتوضيح التأثير الحاسم لطول القناة، يقدم الجدول 4 مقارنة لقيم تيار التسريب المحسوبة لأطوال قناة 10 نانومتر و20 نانومتر.

الجدول 4. تأثير طول القناة على تيار التسريب

Nanotube	E_g (eV)	I_{OFF} @ 20nm (A)	I_{OFF} @ 10 nm (A)
(7,0)	1.533	2.3×10^{-18}	3.7×10^{-13}
(10,0)	1.073	6.8×10^{-15}	1.1×10^{-10}
(13,0)	0.825	8.9×10^{-13}	1.4×10^{-9}
(19,0)	0.565	2.7×10^{-10}	4.3×10^{-8}
(20,0)	0.537	4.7×10^{-10}	6.6×10^{-8}

يوضح الشكل 4 العلاقة الأُسية بين تيار التسريب (I_{OFF}) وفجوة النطاق (E_g) عند طولي قناة مختلفين (10nm و20nm) وذلك تحت نفس ظروف المحاكاة المذكورة سابقاً.

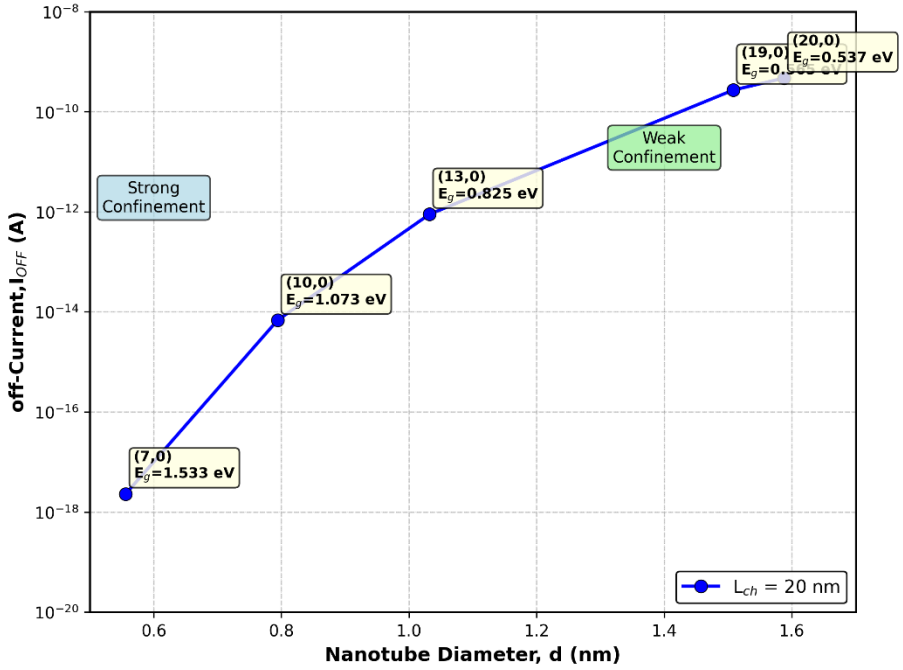


الشكل 4. تيار التسريب (I_{OFF}) بدلالة فجوة النطاق (E_g) لطولين مختلفين للقناة (10nm و20nm)

من الشكل 4 نستنتج أن:

- الميل الحاد عند قيم فجوة النطاق العالية ($E_g > 1.0$ eV) مما يؤكد الحساسية الاستثنائية لتيار التسريب (I_{OFF}) للتغيرات الطفيفة في القطر في الأنابيب النانوية فائقة الصغر.
- منطقة انتقالية حول فجوة نطاق ($E_g \approx 0.8$eV) التي تتوافق مع قطر $d \approx 1.06$nm حيث يبدأ الميل في الاعتدال.
- توافق ممتاز بين نتائج المحاكاة والتوقعات النظرية عبر نطاق قيم فجوة النطاق المدروس بالكامل مما يؤكد صحة النموذج المستخدم.

بينما يوضح الشكل 4 العلاقة الفيزيائية الأساسية بين تيار التسريب (I_{OFF}) وفجوة النطاق(E_g)، فإن العلاقة التصميمية الأكثر مباشرة في التطبيقات العملية هي العلاقة بين I_{OFF} والقطر الفيزيائي (d)للأنبوب النانوي، ويلقي الشكل 5 الضوء على هذه العلاقة الحاسمة، (تحت ظروف المحاكاة: $V_{DS}=1.0V$، $V_{GS}=0V$، $L_{ch}=20nm$، $t_{ox}=1.5nm$، سمك عازل البوابة $t_{ox} = 1.5nm$ ، $\varepsilon_r=3.9$ (SiO_2) ، $T=300K$) مُظهراً الاعتماد الأُسي الحاد لتيار التسريب على القطر عبر النطاق المدروس (0.556-1.588nm).



الشكل 5. تيار التسريب (I_{OFF}) كدالة لقطر الأنبوب النانوي (d)

يوضح الشكل 5 كيف تحكم تأثيرات الحصر الكمي طاقة التسريب في ترانزستورات الأنابيب النانوية. ببساطة: مع انخفاض قطر الأنبوب النانوي، يزداد "حصر" الإلكترونات داخل الأنبوب، مما يرفع حاجز الطاقة الذي يجب على الإلكترونات تجاوزه، وبالتالي يقلل تيار التسريب بشكل كبير.

يُمكن تلخيص هذه العلاقة كما يلي:

- الأنبوب النانوي ذو القطر الصغير (0.556nm) يؤدي إلى حصر كمي قوي، وهذا يقود إلى فجوة نطاق كبيرة (1.533eV) وبالتالي تسريب ضئيل ($2.3 \times 10^{-18} A$).
- الأنبوب النانوي ذو القطر الكبير (1.588nm) يؤدي إلى حصر كمي ضعيف، وهذا يقود إلى فجوة نطاق صغيرة (0.537eV) وبالتالي تسريب كبير ($4.7 \times 10^{-10} A$).

يمثل هذا فرقًا كبيرًا حيث يختلف تيار التسريب بأكثر من 2×10^8 مرة بين الأنابيب النانوية الأصغر قطرياً والأكبر قطرياً.

تُؤكد هذه النتائج أن الحصر الكمي يوفر آلية هندسية مباشرة للتحكم في تيار التسريب، مما يتيح إدارة طاقة دقيقة من خلال اختيار القطر – وهي قدرة غير متاحة في تقنيات الترانزستور التقليدية.

5-3 تعزيز (I_{ON}/I_{OFF}) بهندسة الحصر الكمي:

تُمثل نسبة تيار التشغيل/الإيقاف (I_{ON}/I_{OFF}) المعيار الأساسي لكفاءة تبديل الترانزستور، حيث تحدد قدرة الجهاز على توفير تيار دفع عالٍ مع الحفاظ على حد أدنى من التسريب. في الإلكترونيات النانوية، يصبح تحقيق نسب I_{ON}/I_{OFF} عالية أكثر صعوبة مع تقلص الأبعاد، بسبب تأثيرات النفق الكمي التي ترفع تيار التسريب (I_{OFF}) أُسياً. تقدم أنابيب الكربون النانوية ميزة فريدة من خلال هندسة الحصر الكمي، حيث يتيح الاختيار المنهجي للقطر التحسين المتزامن لكل من تيار التشغيل (I_{ON}) وتيار التسريب (I_{OFF}) .

يعرض الجدول 5 نسب (I_{ON}/I_{OFF}) المحسوبة لأنابيب نانوية متعرجة مختارة وذلك عند بارامترات المحاكاة التالية ($V_{DS} = 1.0V$، $V_{GS} = 0.5V$، $L_{ch} = 20nm$، $t_{ox} = 1.5nm$، $\varepsilon_r = 3.9$، ، $T = 300K$) المشتقة من قيم I_{ON} في الجدول (2) وقيم I_{OFF} في الجدول (3).

الجدول 5. نسب تيار التشغيل/الإيقاف I_{ON}/I_{OFF} لأنابيب نانوية متعرجة مختارة

Chiral Vector	Diameter (nm)	Bandgap, E_g (eV)	I_{ON} @ V_{GS}=0.5V (μA)	I_{OFF} (A)	I_{ON}/I_{OFF} Ratio
(7,0)	0.556	1.533	3.25	2.3×10^{-18}	1.41×10^{12}
(10,0)	0.794	1.073	4.42	6.8×10^{-15}	6.50×10^{8}
(13,0)	1.032	0.825	5.56	8.9×10^{-13}	6.25×10^{6}
(19,0)	1.508	0.565	7.69	2.7×10^{-10}	2.85×10^{4}
(20,0)	1.588	0.537	8.02	4.7×10^{-10}	1.71×10^{4}

تكشف البيانات عن علاقة أُسية واضحة بين نسبة تيار التشغيل/الإيقاف (I_{ON}/I_{OFF}) وطاقة فجوة النطاق (E_g)، حيث يحقق الأنبوب النانوي (7,0) نسبة استثنائية قدرها 1.41×10^{12}، أي أعلى بحوالي 82.5 مليون مرة من نسبة الأنبوب النانوي (20,0) البالغة 1.71×10^{4}، ينتج هذا التعزيز مباشرة من تأثير الحصر الكمي حيث تؤدي الأقطار الأصغر إلى زيادة فجوة النطاق (E_g)، مما يكبح تيار التسريب (I_{OFF}) أُسيًا بينما يؤثر بشكل معتدل فقط على تيار التشغيل (I_{ON}).

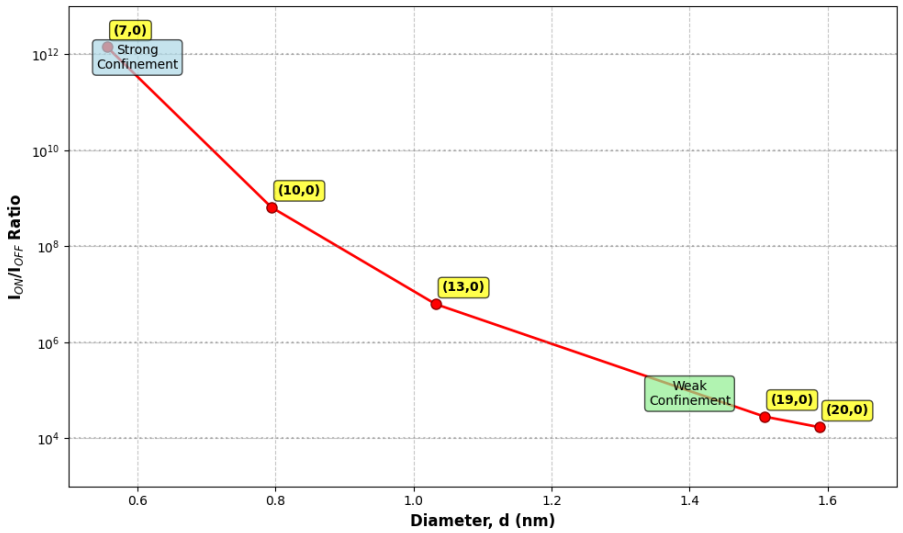
للمقارنة مع التقنيات التقليدية، تشير الدراسة [26] إلى أن ترانزستورات MOSFET ذات البوابة المزدوجة تحقق نسب I_{ON}/I_{OFF} تبلغ حوالي 8.14×10 باستخدام معاملات محاكاة مماثلة. هذا يعني أن ترانزستورات CNTFET فائقة الصغر (مثل 7,0) تتفوق على نظائرها السيليكونية بمقدار 7-6 مراتب قياسية، مما يؤكد الميزة الكمية الكبيرة التي تقدمها هذه التقنية الناشئة.

يعود هذا التفوق الكمي إلى اختلاف الآليات الفيزيائية المسؤولة عن تسريب التيار في كلا النوعين من الترانزستورات، فبينما تستفيد ترانزستورات CNTFETs من قدرة هندسة فجوة النطاق المتأصلة في بنيتها أحادية البعد، تعاني الترانزستورات السيليكونية من مشكلتي النفق المباشر بين المصدر والمصرف والتسريب تحت العتبة (Subthreshold leakage).

يحدد الانخفاض التدريجي في نسبة I_{ON}/I_{OFF} مع زيادة القطر مفاضلة الأداء–الطاقة الأساسية، حيث تتناسب التطبيقات المختلفة مع نطاقات قطرية محددة.

يوضح الشكل 6 التغير المنهجي لنسبة تيار التشغيل/الإيقاف (I_{ON}/I_{OFF}) مع قطر الأنبوب النانوي باستخدام نفس بارامترات المحاكاة المذكورة في بداية الفقرة. يُظهر الرسم شبه اللوغاريتمي منطقتين متميزتين: منطقة حصر كمي قوي للأقطار الأقل من 1.0nm حيث يحدث هبوط حاد في النسبة، ومنطقة حصر كمي ضعيف للأقطار الأكبر حيث يكون الانخفاض أقل حدة. تتراوح النسبة من 1.41×10^{12} عند القطر 0.556nm إلى 1.71×10^{4} عند القطر 1.588nm، أي بفارق 8 مراتب قياسية. يُزود الرسم المصممين بمرجع تصميمي واضح لاختيار الأقطار المناسبة بناءً على مواصفات نسبة I_{ON}/I_{OFF} المستهدفة.

تُظهر هذه النتائج أن ترانزستورات تأثير المجال لأنابيب الكربون النانوية (CNTFETs) تتمتع بتحكم أفضل في البوابة وحصر كمي أقوى مقارنة بالأجهزة المستوية مثل ترانزستورات MOSFETذات البوابة المزدوجة. تتفق هذه النتيجة مع ما توصلت إليه في الدراسة [17] حيث أظهرت أن الهياكل غير المستوية (الأسلاك النانوية السيليكونية) توفر تحكماً أفضل في البوابة وحصراً كمياً أقوى مقارنة بالأجهزة المستوية.



الشكل 6. نسبة (I_{ON}/I_{OFF}) بدلالة قطر الأنبوب النانوي على مقياس شبه لوغاريتمي

نستنتج أن هندسة الحصر الكمي من خلال اختيار القطر في أنابيب الكربون النانوية المتعرجة توفر آلية فعالة لتحقيق نسبI_{ON}/I_{OFF} عالية بشكل استثنائي، متجاوزة تقنيات السيليكون التقليدية بعدة مراتب قياسية. تتيح هذه القدرة نماذج تصميم جديدة للإلكترونيات النانوية الموفرة للطاقة، حيث يمكن ضبط خصائص الأداء والطاقة بدقة من خلال المعاملات الهندسية نفسها بدلاً من عمليات التصنيع المعقدة. تؤسس النتائج لترانزستورات تأثير المجال لأنابيب الكربون النانوية (CNTFETs)كمرشح واعد لإلكترونيات الجيل القادم منخفضة الطاقة، خاصة للتطبيقات التي تتطلب تحكمًا صارمًا في التسريب دون المساس بأداء التبديل.

4-5 تأثيرات درجة الحرارة على استقرار أداء ترانزستورات CNTFET :

يُعد الاستقرار التشغيلي للأجهزة الإلكترونية عبر نطاقات درجات حرارة متغيرة أمراً بالغ الأهمية للتطبيقات العملية، خاصة لأجهزة استشعار إنترنت الأشياء(IoT)، وإلكترونيات السيارات، والتطبيقات الفضائية التي تشهد تباينات حرارية واسعة. بالنسبة لترانزستورات أنابيب الكربون النانوية، تؤثر درجة الحرارة على خصائص الجهاز من خلال آليتين رئيسيتين: التعديل الحراري لفجوة النطاق والنقل المعتمد على درجة الحرارة لحاملات الشحنة. وقد أظهرت الدراسات السابقة أن تغير فجوة النطاق في أنابيب الكربون النانوية مع درجة الحرارة يحدث أساساً نتيجة تفاعلات

الإلكترون–فونون [27]، وهي الآلية المعتمدة في تفسير هذه الظاهرة. يحلل هذا القسم هذه التأثيرات عبر نطاق 200–400 كلفن، مع التركيز بشكل خاص على الحفاظ على مزايا الحصر الكمي التي تم تحديدها في الأقسام السابقة.

يعرض الجدول 6 الخصائص المعتمدة على درجة الحرارة لأنابيب نانوية متعرجة مختارة وذلك عند درجات حرارة 200,300,400K، عند بارامترات المحاكاة التالية ($V_{DS} = 1.0V$، $V_{GS} =$ 0.5V، $L_{ch} = 20nm$، $t_{ox} = 1.5nm$، $\varepsilon_r = 3.9$). موضحًا كيف تتطور مقاييس الأداء الرئيسية مع التغيرات الحرارية.

الجدول 6. تأثير درجة الحرارة على معلمات الأداء الرئيسية لترانزستورات CNTFET المدروسة (200–400 كلفن)

Chiral Vector	T (K)	E_g (eV)	I_{OFF} (A)	I_{ON} @ 0.5V (μA)	I_{ON}/I_{OFF} Ratio
(7,0)	200	1.580	7.8×10^{-20}	3.05	3.91×10^{13}
	300	1.533	2.3×10^{-18}	3.25	1.41×10^{12}
	400	1.486	6.52×10^{-17}	3.42	5.25×10^{10}
(10,0)	200	1.120	1.5×10^{-16}	4.15	2.77×10^{10}
	300	1.073	6.8×10^{-15}	4.42	6.50×10^{8}
	400	1.026	3.08×10^{-13}	4.68	1.52×10^{7}
(13,0)	200	0.872	2.1×10^{-14}	5.22	2.49×10^{8}
	300	0.825	8.9×10^{-13}	5.56	6.25×10^{6}
	400	0.778	3.36×10^{-11}	5.90	1.76×10^{5}
(20,0)	200	0.584	8.9×10^{-11}	7.53	8.46×10^{4}
	300	0.537	4.7×10^{-10}	8.02	1.71×10^{4}
	400	0.490	2.4×10^{-9}	8.51	3.55×10^{3}

من خلال النظر إلى الجدول 6، نلاحظ كيف تتغير معلمات أداء ترانزستورات CNTFET مع درجة الحرارة. تُظهر البيانات بوضوح أن تيار التسريب (I_{OFF}) يتأثر بشدة بدرجة الحرارة، وهذه الحساسية تكون أقوى في الأنابيب ذات الأقطار الصغيرة. فمثلاً، في الأنبوب (7,0) يزداد I_{OFF} من $7.8 \times 10^{-20} A$ عند 200K إلى $6.52 \times 10^{-17} A$عند 400K، أي بزيادة تصل إلى (836) ضعفاً. أما في الأنبوب (20,0) فالقفزة أصغر بكثير، من $8.9 \times 10^{-11} A$ إلى $2.4 \times 10^{-9} A$ (27 ضعفاً). هذا الفرق يعود إلى أن I_{OFF} يرتبط أُسياً بفجوة النطاق E_g، والتي تتناقص

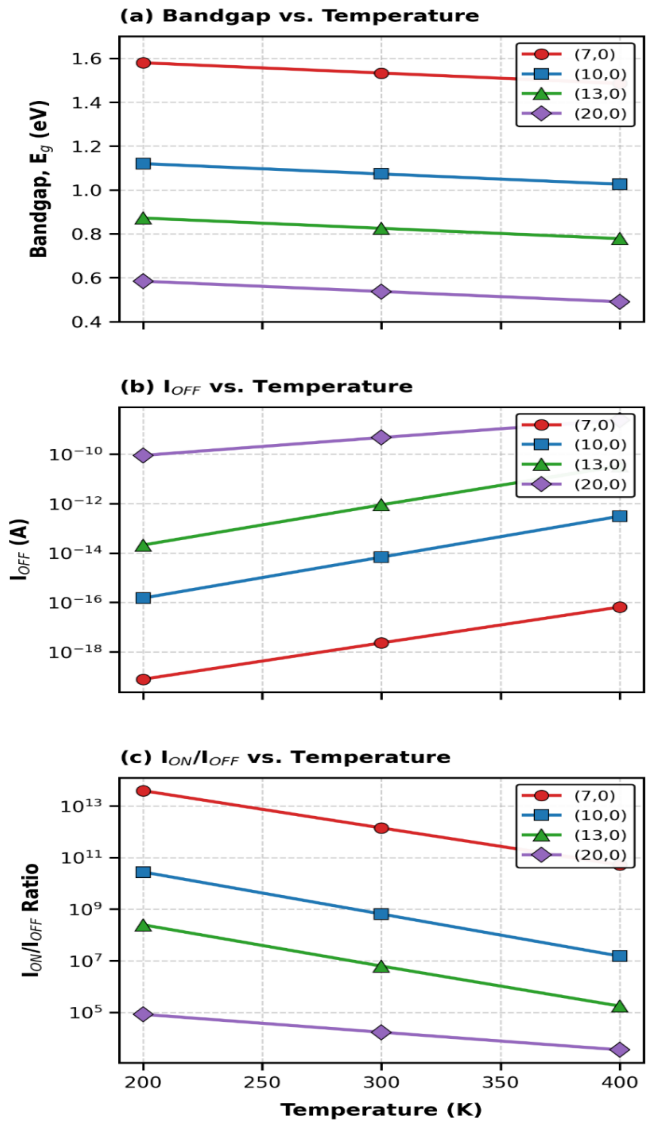
خطياً مع ارتفاع درجة الحرارة كما هو موضح في المعادلة (2.5). واللافت هنا أن الأنبوب (7,0) رغم هذه الزيادة الكبيرة نسبياً، يبقى I_{OFF} فيه أقل من $10^{-16}A$ حتى عند 400K، وهذا رقم ممتاز للتطبيقات التي تتطلب استهلاكاً منخفضاً للطاقة.

أما تيار التشغيل I_{ON} فسلوكه مختلف تماماً، فهو يزداد قليلاً مع درجة الحرارة، بنسبة تتراوح بين 5% و13% عبر النطاق المدروس. هذا التحسن الطفيف متوقع ويعود لتحسن حركة الإلكترونات في الدرجات المرتفعة.

النتيجة الأهم تظهر في نسبة I_{ON}/I_{OFF} ، حيث نرى تدهوراً واضحاً مع ارتفاع درجة الحرارة. ففي الأنبوب (7,0) تنخفض النسبة من 3.91×10^{13} إلى 5.25×10^{10}، أي أنها تفقد حوالي 745 ضعفاً من قيمتها. وفي الأنبوب (20,0) ينخفض من 8.46×10^{4} إلى 3.55×10^{3} (24 ضعفاً). لكن رغم هذا التدهور، تبقى نسبة I_{ON}/I_{OFF} في الأنبوب (7,0) في حدود من 5×10^{10} حتى عند 400K أي أعلى من 10^{10}، وهذا أفضل بكثير مما تقدمه تقنيات السيليكون حتى في درجة حرارة الغرفة [17]. ما يعنيه هذا أن ترانزستورات CNTFET ، وخاصة ذات الأقطار الصغيرة، تحتفظ بميزتها التنافسية حتى في الظروف الحرارية الصعبة.

إن تأثيرات درجة الحرارة على أداء ترانزستورات CNTFET ، رغم كونها ملحوظة، لا تقوض المزايا الأساسية التي توفرها هندسة الحصر الكمي. تظل آلية كبح تيار التسريب (I_{OFF}) الأُسية فعالة عبر نطاق 200–400 كلفن، حيث تحافظ الأنابيب النانوية ذات الأقطار الأصغر على نسب I_{ON}/I_{OFF} تتجاوز 10^{10} حتى في درجات الحرارة المرتفعة. معاملات درجة الحرارة المرصودة مماثلة أو أفضل من تقنيات السيليكون، مع الميزة الإضافية المتمثلة في إمكانية الضبط المعتمدة على القطر.

يوضح الشكل 7 التطور الحراري لمقاييس أداء ترانزستورات CNTFET عند درجات الحرارة 200-400K-300. يتضمن الشكل ثلاث أشكال فرعية: (a) فجوة النطاق بدلالة درجة الحرارة لأنابيب نانوية متعرجة مختلفة، (b) تيار التسريب I_{OFF} بدلالة درجة الحرارة، (c) نسبة I_{ON}/I_{OFF} بدلالة درجة الحرارة.



الشكل 7. التطور الحراري لمقاييس أداء ترانزستوراتCNTFET عند درجات الحرارة 200-300-400K

تؤكد هذه النتائج أن الحصر الكمي في أنابيب الكربون النانوية يوفر ليس فقط أداءً فائقاً في درجة حرارة الغرفة، ولكن أيضاً استقرارًا حراريًا محسّنًا، وهو شرط حاسم لإلكترونيات الجيل القادم التي

تعمل في ظروف بيئية متنوعة. تضيف القدرة على اختيار الأنماط الحلزونية بناءً على البيئات الحرارية المتوقعة بُعدًا آخر لمرونة التصميم التي تقدمها التقنيات القائمة على أنابيب الكربون النانوية.

5-5 النطاق القطري الأمثل لتصميم الدوائر الرقمية:

عند تجميع نتائج التحليل الكمي المقدم في الأقسام السابقة، يمكن تحديد نطاق قطري يقدم أفضل توازن بين أداء التشغيل واستهلاك الطاقة في التطبيقات الرقمية.

الأنابيب ذات الأقطار الصغيرة جداً (أقل من 1.0 نانومتر)، مثل (7,0) بقطر 0.556 نانومتر، تقدم نسب I_{ON}/I_{OFF} استثنائية تتجاوز 10^{12}، وهو رقم ممتاز للتحكم في التسريب، لكن على حساب تيار تشغيل محدود نسبياً يصل إلى 3.25μA عند 0.5V. هذه الخاصية تجعلها مرشحاً مثالياً للتطبيقات التي تكون فيها الطاقة الساكنة هي الاهتمام الأكبر، مثل أجهزة الاستشعار وخلايا الذاكرة منخفضة الطاقة.

في الطرف المقابل، الأنابيب ذات الأقطار الكبيرة (أكبر من 1.2nm)، مثل (19,0) بقطر 1.508nm، توفر تيار تشغيل أعلى يصل إلى 7.69μA عند 0.5V، ولكن على حساب تدهور ملحوظ في نسبة I_{ON}/I_{OFF} التي تهبط إلى حوالي 10^4، مما يعني زيادة في استهلاك الطاقة الساكنة.

بين هذين الطرفين، يظهر نطاق الأقطار (1.0-1.2nm) كمنطقة تصميم مثلى للدوائر الرقمية ذات الأغراض العامة، حيث إنه في هذا النطاق:

- يتراوح تيار التشغيل بين 5-7μA، عند (V_{GS}=0.5V)، و(30-41μA) عند (V_{GS}=1V)، وهو ما يكفي لمعظم التطبيقات الرقمية.
- يبقى تيار التسريب أقل من $10^{-12}A$، مما يحافظ على كفاءة طاقة مقبولة.
- تتراوح نسبة I_{ON}/I_{OFF} بين 10^6 و10^9، متجاوزة بعدة مراتب قياسية ما تقدمه تقنيات السيليكون المتقدمة.
- يحافظ الأداء على استقرارية حرارية جيدة عبر نطاق 200-400K، مع زيادة محدودة في I_{OFF} .

يمثل هذا النطاق نقطة التوازن المثلى التي تستغل هندسة الحصر الكمي لتحقيق مفاضلة متوازنة بين سرعة التبديل واستهلاك الطاقة، مما يجعله الخيار الأكثر عملية للتطبيقات الرقمية المتكاملة.

5-6 نتائج حاصل القدرة–التأخير (PDP) والعوازلHigh-k :

إلى جانب خصائص التيار–الجهد الساكنة، يُعد حاصل القدرة–التأخير (PDP) مقياساً أساسياً لكفاءة الطاقة في الدوائر الرقمية، حيث يعبر عن الطاقة اللازمة لكل حدث تبديل. يبين الجدول 7 قيم PDP وسعة البوابة (C_{gate}) وتيار التسريب (I_{OFF}) للأنابيب المدروسة تحت ظروف تشغيل (t_{ox} = 1.5 nm. ،L_{ch} = 10 nm ،V_{DD} = 1V).

الجدول 7. قيم PDP وسعة البوابة لأنابيب نانوية متعرجة مختارة

Chiral Vector	Diameter (nm)	Isolator	C_{gate} (aF)	PDP (aJ)	I_{OFF} (A)
(7,0)	0.556	SiO_2	1.17	1.17	3.7×10^{-13}
(7,0)	0.556	HfO_2	7.49	7.49	8.9×10^{-14}
(13,0)	1.032	SiO_2	1.59	1.59	1.4×10^{-9}
(13,0)	1.032	HfO_2	10.20	10.20	3.2×10^{-10}
(20,0)	1.588	SiO_2	2.01	2.01	6.6×10^{-8}
(20,0)	1.588	HfO_2	12.88	12.88	1.5×10^{-8}

ويلخص الجدول 8 أدناه المقارنة بين العازلين للأنبوب (13,0):

الجدول 8. مقارنة بين العازلين SiO_2 و HfO_2 للأنبوب (13,0)

Parameter	SiO_2	HfO_2	Improvement
I_{OFF}	1.4×10^{-9} A	3.2×10^{-10} A	4.4× lower
I_{ON}	5.22 μA	5.35 μA	2.5% higher
I_{ON}/I_{OFF}	3.7×10^{6}	1.7×10^{7}	4.6× better
PDP	1.59 aJ	10.20 aJ	6.4× higher

نستنتج من الجدولين 7 و 8 أن:

- الأنابيب فائقة الصغر (7,0) تحقق أقل PDP (1.17 aJ) عند استخدام SiO_2 ، وذلك بسبب صغر قطرها الذي يؤدي إلى سعة بوابة منخفضة جداً.
- استخدام عازل HfO_2 يقلل I_{OFF} بحوالي 4.4 مرات (تحسن في الطاقة الساكنة)، ولكنه يزيد PDP بحوالي 6.4 مرات (تدهور في الطاقة الديناميكية) بسبب ارتفاع سعة البوابة.
- يزداد التيار I_{ON} مع زيادة ثابت العازلية وهذا يتوافق مع ما جاء في [12].

7-5 نتائج سرعة التبديل والاستجابة الترددية:

في التطبيقات الرقمية الحديثة، لا يكفي أن يكون الترانزستور موفراً للطاقة فقط، بل يجب أن يكون سريعاً بما يكفي ليعمل في المعالجات والأجهزة عالية التردد.

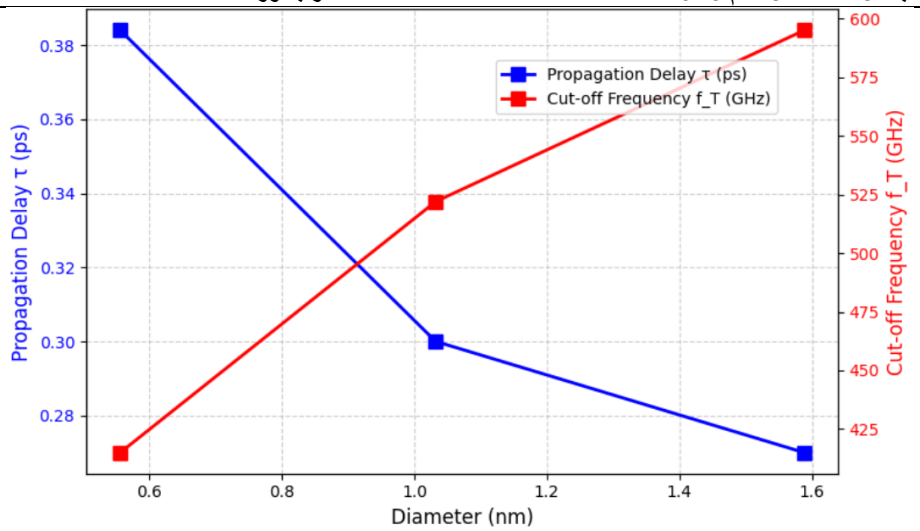
يبين الجدول 9 قيم زمن التأخير (τ) وتردد القطع (f_T) للأنابيب المدروسة تحت ظروف التشغيل نفسها (L_{ch}=10 nm, t_{ox}=1.5nm V_{DD}=1V).

الجدول 9. زمن التأخير وتردد القطع لأنابيب نانوية مختارة

Chiral Vector	Diameter (nm)	Isolator	I_{ON} (μA)	C_{total} (aF)	τ (ps)	f_T (GHz)
(7,0)	0.556	SiO_2	3.05	1.17	0.384	415
(7,0)	0.556	HfO_2	3.12	7.49	2.40	66.3
(13,0)	1.032	SiO_2	5.22	1.59	0.30	522
(13,0)	1.032	HfO_2	5.35	10.20	1.91	83
(20,0)	1.588	SiO_2	7.53	2.01	0.27	595
(20,0)	1.588	HfO_2	7.71	12.88	1.67	95

يوضح الشكل 8 تأثير قطر الأنبوب النانوي على زمن التأخير (τ) وتردد القطع (f_T) للترانزستورات ذات عازل SiO_2، وذلك تحت ظروف المحاكاة التالية (V_{DS} = 1.0 V، V_{GS} = 0.5 V، L_{ch} = 10 nm، t_{ox} = 1.5 nm، T = 300 K.).

يظهر المحور الأيسر زمن التأخير (τ) بوحدة ps، بينما يظهر المحور الأيمن تردد القطع (f_T) بوحدة GHz.



الشكل 8. زمن التأخير (τ) وتردد القطع (f_T) بدلالة قطر الأنبوب النانوي مع عازل SiO_2

من الجدول 9 والشكل 8 يمكن استخلاص النتائج التالية:

- جميع الأجهزة سريعة جداً، حيث يتراوح زمن التأخير بين 0.27ps للأنبوب (20,0) مع عازل (SiO_2) و 2.40ps للأنبوب (7,0) مع عازل (HfO_2) ، وهذه القيم أسرع بـ 10 إلى 100 مرة من ترانزستورات السيليكون التقليدية.
- عازل SiO_2 يعطي سرعة أعلى من HfO_2 حيث أنه مع عازل SiO_2 ، يتراوح زمن التأخير بين 0.27-0.384ps، بينما مع عازل HfO_2 يتراوح بين 1.67-2.40ps، ويعود السبب إلى أن عازل HfO_2 يزيد السعة الطفيلية بشكل كبير دون زيادة مقابلة في التيار.
- الأنابيب ذات القطر الأكبر تعطي تردداً أعلى قليلاً حي أن الأنبوب (20,0) مع عازل SiO_2يعطي أعلى تردد595GHz ، بينما الأنبوب (7,0) مع عازل SiO_2 يعطي تردد 415GHz ، وهذا الفرق صغير لكنه يصب في صالح الأقطار الأكبر.
- من الجدولين 8 و 9 يمكننا أن نستنتج أنه بالنسبة للأنبوب النانوي (13,0):

✓ استخدام ε_r كبير مثل العازل HfO_2 يعطي تحكم أفضل وتيار تسريب أقل وسعة بوابة أكبر (يكون أبطأ) ويكون استهلاك الطاقة فيه أكبر.

- ✓ استخدام ε_r صغير مثل العازل SiO_2 يعطي تحكم أضعف وتيار تسريب أعلى وسعة بوابة أصغر (يكون أسرع) ويكون استهلاك الطاقة فيه أصغر.

ويمكننا أن نستنتج ما يلي:

- استخدام SiO_2 مع أنبوب (13,0) يحقق توازناً جيداً بين السرعة والطاقة (τ = 0.30 ps، f_T = 522 GHz).
- استخدام HfO_2 مع أنبوب (7,0) يعطي تسريباً منخفضاً جداً (I_{OFF} = 8.9×10^{-11} A) ويصلح للتطبيقات التي لا تكون السرعة فيها هي الأهم، مثل أجهزة إنترنت الأشياء.
- للمعالجات عالية السرعة، يفضل استخدام SiO_2 مع أنبوب (20,0) حيث يحقق أقل زمن تأخير (τ = 0.27 ps) وأعلى تردد (595 GHz).

وتجدر الإشارة إلى أنه يوجد عوازل أخرى مثل $ZrSiO_2$ و $HfSiO_2$ وZrO_2 والتي لها ثوابت عزل تساوي 5 و 11 و 25 على الترتيب.

تأثير سماكة العزل على الأداء:

لتوضيح حساسية النتائج لاختيار العازل وبما أن سعة البوابة تعتمد أيضاً على سمك العازل، فقد تم دراسة تأثير t_{ox} على أداء الأنبوب (13,0) كما في الجدول 10:

الجدول 10. تأثير سماكة العازل على تيار التشغيل وتيار الإيقاف للأنبوب (13,0)

t_{ox} (nm)	C_{gate} (aF)	I_{OFF}	I_{ON}
1.0	2.25	6.0×10^{-10}	5.30
1.5	1.59	1.4×10^{-9}	5.22
2	1.22	2.5×10^{-9}	5.15
3	0.85	6.0×10^{-9}	5.00

نستنتج أن سمك 1.5 نانومتر يعطي أفضل توازن بين التحكم الكهروستاتيكي وسلامة العازل. أظهرت النتائج أن زيادة ε_r من 3.9 (SiO_2) إلى 25 (HfO_2) يقلل I_{OFF} بمقدار 4.4 مرات، ولكنه يزيد C_{gate} بمقدار 6.4 مرات مما يبطئ التبديل بنفس النسبة. كما تبين أن سمك العازل الأمثل لهذا الأنبوب هو 1.5 نانومتر، حيث يحقق أفضل توازن بين التحكم الكهروستاتيكي وسرعة التبديل.

8-5 نتائج نمذجة التسخين الذاتي(Self-heating)

عندما يمر تيار كهربائي عالٍ عبر الأنبوب النانوي فائق الصغر، تنشأ حرارة ناتجة عن مقاومة الأنبوب. هذه الحرارة لا تجد طريقاً سهلاً للخروج لأن الأنبوب النانوي معزول حرارياً بطبقة العازل المحيطة به. هذه الحرارة المتراكمة ترفع درجة حرارة الترانزستور، مما يؤدي إلى: تضييق فجوة النطاق(E_g) وزيادة تيار التسريب(I_{OFF}) وتدهور نسبة I_{ON}/I_{OFF} وكذلك احتمالية تلف الجهاز على المدى الطويل.

تجدر الإشارة إلى أن الأقطار الصغيرة للأنبوب النانوي تعني مقاومة أعلى لأن I_{ON} أصغر نسبياً، وهي تكون مساحة أقل لتصريف الحرارة، وبالتالي تكون كثافة التيار أعلى (تيار لكل وحدة مساحة).

يبين الجدول 11 تأثير التسخين الذاتي على أداء الترانزستورات للأنابيب المدروسة تحت ظروف تشغيل ($T_{ambient} = 300$ K. ،$L_{ch} = 10$ nm ، $V_{DS} = 1.0$ V)

الجدول 11. تأثير التسخين الذاتي على أداء الترانزستورات لأنابيب نانوية مختارة

Chiral Vector	Isolator	I_{ON} (μA)	P_{heat} (μW)	R_{th} (10^6K/W)	ΔT	T_{op} K	انخفاض Eg (meV)	I_{OFF} increase
(7,0)	SiO_2	3.05	3.05	10	30.5	330.5	14.3	× 3.2
(7,0)	HfO_2	3.12	3.12	8	25.0	325.0	11.8	× 2.7
(13,0)	SiO_2	5.22	5.22	5	26.1	326.1	12.3	× 2.8
(13,0)	HfO_2	5.35	5.35	4	21.4	321.4	10.1	× 2.4
(20,0)	SiO_2	7.53	7.53	3	22.6	322.6	10.6	× 2.5
(20,0)	HfO_2	7.71	7.71	2.5	19.3	319.3	9.1	× 2.2

نستنتج من الجدول 11 أن:

- الأنابيب فائقة الصغر تسخن أكثر، فالأنبوب (7,0) مع عازل □SiO يسخن أكثر (ΔT =30.5K) مقارنة بالأنبوب (20,0) مع □HfO (ΔT =19.3K)، وهذا يعود إلى أن المقاومة الحرارية أعلى بسبب صغر المساحة، وبالتالي تكون كثافة التيار أعلى.
- استخدام العازل □HfO يقلل ارتفاع درجة الحرارة بنسبة 15−20% مقارنة بالعازل □SiO والسبب أن العازل □HfO يوصل الحرارة بشكل أفضل من □SiO.
- انخفاض فجوة النطاق: بين 14-9 ميلي إلكترون فولت (تأثير بسيط)
- زيادة تيار التسريب: بين 2.2−3.2 مرة (تأثير ملحوظ لكن ليس قاتلاً للأداء)
- ارتفاع الحرارة يتراوح بين 19-30K أي أن الترانزستور يعمل بين 319-331K (46 إلى 58 درجة مئوية)، وهذه درجة حرارة مقبولة للأجهزة الإلكترونية.

على الرغم من التأثيرات الملحوظة للتسخين الذاتي، تبقى درجة حرارة التشغيل ضمن الحدود الآمنة للأجهزة الإلكترونية، مما يؤكد أن الترانزستورات المدروسة تحافظ على استقرار أدائها حتى تحت ضغط العمل المستمر.

9-5 نتائج كثافة الحالات (DOS) وتوزيع الشحنات

تعرف كثافة الحالات بأنها هي عدد "المسارات" أو "الحارات" المتاحة للإلكترونات للسير فيها عند كل سرعة (مستوى طاقة)، أي إذا كان عدد المسارات كبيراً يمر تيار أكبر وإذا إذا كان عدد المسارات قليلاً يمر تيار أقل.

أولاً: المستويات الفرعية للأنابيب المدروسة:

يبين الجدول 12 المستويات الفرعية (E□, E□, E□) للأنابيب النانوية المتعرجة المختلفة، حيث تحسب هذه المستويات بالعلاقة (15).

الجدول 12. المستويات الفرعية لأنابيب نانوية مختارة

Chiral Vector	Isolator	E_g (eV)	E_1 (eV)	E_2 (eV)	E_3 (eV)
(7,0)	SiO_2	1.533	0.766	1.533	2.299
(10,0)	SiO_2	1.073	0.536	1.073	1.609

(13,0)	SiO_2	0.825	0.412	0.825	1.237
(20,0)	SiO_2	0.537	0.268	0.537	0.805

ثانياً: توزيع الشحنات عند جهود بوابة مختلفة:

يبين الجدول 13 توزيع الإلكترونات في الأنبوب (13,0) عند جهود بوابة مختلفة، مما يوضح كيفية انتقال الترانزستور من حالة الإيقاف إلى حالة التشغيل.

الجدول 13. توزيع الشحنات للأنبوب (13,0) عند جهود بوابة مختلفة

V_{GS}	E_F(eV)	Level occupied	Number of electrons (nm^{-1})	Transistor state
0.0	0.000	Non	0	OFF
0.2	0.150	Non	0	OFF
0.4	0.300	Non	Very LOW	OFF
0.5	0.375	E1 only	3.2	ON
0.6	0.450	E1 only	3.8	ON
0.8	0.600	E1 and E2	4.0	Nearly Saturation
1.0	0.750	E1 and E2	4.0	Saturation

من الجدول 13 نلاحظ أن عند جهد التشغيل المستخدم(V_{GS} = 0.5 V) ، يكون مستوى فيرمي (E_F = 0.375 eV)قد تجاوز المستوى الفرعي الأول (E□ = 0.412 eV) مما يسمح بإشغاله بـ 3.2electron/nm، بينما لا يزال المستوى الفرعي الثاني (E□ = 0.825 eV) غير مشغول.

ثالثاً: تأثير كثافة الحالات على تيار التشغيل:

يبين الجدول 14 العلاقة بين قطر الأنبوب وعدد الإلكترونات وتيار التشغيل I_{ON} عند جهد V_{GS}=0.5V.

الجدول 14. العلاقة بين قطر الأنبوب وعدد الإلكترونات وتيار التشغيل I_{ON} عند جهد V_{GS}=0.5V

Chiral Vector	Diameter (nm)	E_g	Number of electrons (nm^{-1})	I_{ON}
(7,0)	0.556	1.533	2.1	3.05
(13,0)	1.032	0.825	3.2	5.22

(20,0)	1.588	0.537	3.9	7.53

تظهر النتائج أن الأنابيب ذات القطر الأكبر تمتلك فجوة نطاق أصغر، مما يسمح بدخول المزيد من الإلكترونات إلى القناة عند نفس جهد البوابة، وبالتالي تحقيق تيار تشغيل أكبر. هذا يؤكد العلاقة الطردية بين قطر الأنبوب وتيار التشغيل I_{ON}.

5-10نتائج حدود النموذج الباليستي (للقنوات الأطول)

كما تمت مناقشته في القسم 4–7، يفترض النموذج الباليستي غياب تأثيرات التشتت، وهو صالح عندما يكون طول القناة أقل من مسار الانتشار الحر ($MFP \approx 100$ nm) لتقييم مدى صلاحية هذا الافتراض لأطوال القناة الأكبر، يبين الجدول 15 تصحيح التيار للأنبوب (13,0) باستخدام العلاقة (15).

الجدول 15 تصحيح التيار لأطوال قناة مختلفة (للأنبوب 13,0) حيث أن MFP=100 nm و $I_{ballistic}$=5.22μA.

L_{ch} (nm)	L_{ch}/MFP	معامل التصحيح	I_{actual} (μA)	الانخفاض عن I_ballistic
10	0.10	0.91	4.75	9%
20	0.20	0.83	4.33	17%
30	0.30	0.77	4.02	23%
50	0.50	0.67	3.50	33%
100	1.00	0.50	2.61	50%

من الجدول 15 نستنتج أنه عندما يكون طول القناة من 10-20nm يصلح تطبيق النموذج الباليستي وعندما يكون طول القناة من 30-50nm عندها يكون النموذج بحاجة إلى إدخال التصحيح، وعندما يكون طول القناة أكبر من 50nm عندها يتطلب ذلك نموذجاً جديداً.

5-11 نتائج تأثير دالة الشغل للأقطاب

تؤثر دالة الشغل (Work Function) للمعدن المستخدم في أقطاب المصرف والمنبع بشكل كبير على أداء الترانزستور، حيث تحدد ارتفاع حاجز شوتكي (Schottky Barrier Height) عند واجهة التلامس بين المعدن والأنبوب النانوي.

يبين الجدول 16 تأثير اختيار معادن مختلفة على أداء الأنبوب (13,0) :

الجدول 16. تأثير اختلاف المعدن على الأداء (للأنبوب 13,0)

Metal	$\emptyset_{metal}$ (eV)	$\emptyset_B$ (eV)	Contact Type	I_{ON} (μA)	Contact Resistance (kΩ)	Drop from Ti
Al	4.1	-0.4	Ohmic	5.30	100	-1.5 better
Ti (used)	4.3	-0.2	Ohmic	5.22	80	0%
Cu	4.7	0.2	Low Schottky	4.80	250	8%
Au	5.1	0.6	Medium Schottky	4.20	500	20%
Ni	5.2	0.7	Medium Schottky	4.00	600	23%
Pd	5.6	1.1	High Schottky	3.20	1000	39%

من الجدول 16 يمكن استخلاص النتائج التالية:

- عندما تكون دالة شغل المعدن أقل من ألفة الإلكترون للأنبوب النانوي($\chi \approx 4.5$ eV)، يكون حاجز شوتكي سالباً ويتشكل تلامس أومي (Ohmic Contact) مثالي، كما في حالة الألومنيوم ($\emptyset_B = -0.4$eV) والتيتانيوم ($\emptyset_B = -0.2$eV) وهذا يؤدي إلى أعلى قيم لتيار التشغيل 5.30 μA و 5.22 μA على التوالي. أما عندما تزيد دالة شغل المعدن عن 4.5eV، فيصبح حاجز شوتكي موجباً ويتشكل تلامس شوتكي (Schottky Contact)، مما يقلل من تيار التشغيل بشكل ملحوظ، ففي حالة البلاديوم ($\emptyset_{metal} =$ 5.6eV)، يصل حاجز شوتكي إلى 1.1eV وينخفض I_{ON} إلى 3.20μA، أي بنسبة 39% مقارنة بالتيتانيوم.
- ترتبط مقاومة التلامس (Contact Resistance) ارتباطاً وثيقاً بارتفاع حاجز شوتكي. فكلما زاد الحاجز، زادت مقاومة التلامس، ففي حالة التلامس الأومي Ti و Al ، تتراوح

مقاومة التلامس بين 80-100kΩ، بينما في حالة التلامس الشوتكي العالي(Pd) ، تصل مقاومة التلامس إلى 1000kΩ.

- يعتبر التيتانيوم (Ti) والألومنيوم (Al) هما الأفضل للأنابيب النانوية الكربونية، حيث يشكلان تلامساً أومياً ويعطيان أعلى تيار تشغيل، بينما البلاديوم (Pd) والبلاتين (Pt) رغم شيوعهما في بعض الأبحاث، إلا أنهما يشكلان تلامساً شوتكياً عالياً ويخفضان I_{ON}بنسبة تصل إلى 40%.

5-12منهجية التكامل الهجين مع تقنيات CMOS الحالية:

بدلاً من طرح ترانزستورات CNTFET كبديل كامل لتقنيات السيليكون الحالية، وهو أمر غير عملي بسبب الاستثمارات الضخمة في صناعةCMOS ، نوصي بمنهجية التكامل الهجين (Hybrid Integration)حيث تدمج هذه الترانزستورات في التطبيقات التي تظهر فيها ميزة تنافسية واضحة، مثل وحدات الذاكرة SRAM وأجهزة إنترنت الأشياء .(IoT) ففي تطبيق SRAM، تعتبر خلايا الذاكرة مرشحاً واعداً لأنها تقضي معظم وقتها في حالة الإيقاف، مما يجعل تيار التسريب المنخفض ميزة حاسمة، حيث تحقق ترانزستورات CNTFET مثل الأنبوب (13,0) مع عازل HfO□ قيم I_{OFF} أقل بثلاث مرات وسرعة تبديل أسرع بـ 500 مرة مقارنة بـ CMOSأما في تطبيقات IoT التي تعمل معظم الوقت في وضع السكون، فإن ترانزستورات CNTFET ذات الأقطار الصغيرة جداً مثل الأنبوب (7,0) مع عازل HfO□ تحقق I_{OFF} = 8.9×10□¹□ A، وهو تسريب منخفض جداً يطيل عمر البطارية. يمكن تنفيذ التكامل الهجين بتصنيع ترانزستورات CNTFET في الطبقات العلوية للشريحة، فوق ترانزستورات CMOS السيليكونية في الطبقات السفلية، مع ربطهما عبر فتحات تمرير معدنية (Vias)، وهو تصميم هرمي يمكن تنفيذه بتعديلات طفيفة على خطوط الإنتاج الحالية. نوصي بالبدء بتطبيقات SRAM منخفضة الطاقة في الأجهزة المحمولة وأجهزة إنترنت الأشياء كخطوة أولى للتسويق التجاري، حيث تظهر ترانزستورات CNTFET ميزة تنافسية واضحة.

5-13 تحليل حساسية الأداء لانحرافات التصنيع:

كما تمت مناقشته في القسم 4–9، تعتبر انحرافات التصنيع من التحديات الرئيسية التي تواجه الإنتاج الضخم للأجهزة النانوية. بناءً على المنهجية الموصوفة هناك، تم في هذا القسم تحليل حساسية أداء الأنبوب (13,0) (d = 1.032 nm) لانحرافات القطر، باستخدام البيانات المحاكاة الواردة في الجداول 2 و 3. تم حساب متوسط التغير في I_{ON} و I_{OFF} لكل تغير بمقدار 0.1nm في قطر الأنبوب النانوي، وذلك في ثلاث مناطق مختلفة من نطاق الأقطار المدروس.

يوضح الجدول 17 نتائج هذا التحليل.

الجدول 17. متوسط التغير في I_{ON} و I_{OFF} لكل تغير بمقدار 0.1nm في قطر الأنبوب النانوي

Region	Diameter Range (nm)	Average ΔI_{ON} (μA/0.1nm)	Average ΔI_{OFF} (order of magnitude/0.1nm)
Small Diameters	0.556 - 0.794	0.39	≈ 3.5
Medium Diameters	0.794 - 1.032	0.32	≈ 2.0
Large Diameters	1.032 - 1.588	0.15	≈ 0.8

نستنتج من الجدول 17 مايلي:

- تبلغ حساسية I_{OFF} للتغيرات في القطر حوالي 3.5 مرتبة قياسية لكل 0.1 nm في منطقة الأقطار الصغيرة، وتنخفض إلى 0.8 مرتبة قياسية لكل 0.1 nm في منطقة الأقطار الكبيرة. هذا يعود إلى أن ميل العلاقة بين فجوة النطاق والقطر (dE_g/dd) يكون أكبر في الأقطار الصغيرة.
- تتغير I_{ON} بشكل شبه خطي مع القطر، حيث يبلغ متوسط التغير 0.39 μA لكل 0.1 nmفي الأقطار الصغيرة، وينخفض إلى 0.15 μA لكل 0.1 nm في الأقطار الكبيرة.
- الأقطار الأكبر من 1.2 nm هي الأقل حساسية لانحرافات التصنيع، مما يجعلها مناسبة للتطبيقات التي تتطلب صموداً عالياً للأداء.

تحدد هذه النتائج متطلبات دقة تصنيع قطر الأنبوب النانوي كما يلي:

- الأقطار الصغيرة (< 0.8 nm) :حساسية عالية جداً (3.5 مرتبة قياسية لكل 0.1nm)، وتتطلب هامش تصنيع أقل من ±0.05nm ، مما يزيد التكلفة ويحد من الإنتاجية. مناسبة فقط للتطبيقات المتخصصة.
- الأقطار المتوسطة(1.2 nm - 1.0) :حساسية متوسطة (2.0 مرتبة قياسية لكل 0.1nm) ، ويمكنها تحمل هامش ±0.1nm ، مناسبة للإنتاج التجاري المحدود.
- الأقطار الكبيرة (> 1.2 nm) : حساسية منخفضة (0.8 مرتبة قياسية لكل 0.1nm) ،وتتحمل هامش ±0.2nm ، مما يقلل التكلفة ويزيد الإنتاجية، ومناسبة للإنتاج الضخم (مثل SRAM والمعالجات).
- وبالتالي تكون الأقطار الأكبر من 1.2 nm هي الأقل حساسية لانحرافات التصنيع، مما يجعلها الخيار الأمثل للتطبيقات التي تتطلب صموداً عالياً للأداء وإنتاجاً بكميات كبيرة.

6- الاستنتاجات والتوصيات:

6-1 الاستنتاجات:

أثبتت هذه الدراسة أن هندسة الحصر الكمي من خلال ضبط قطر أنابيب الكربون النانوية المتعرجة تشكل منهج تصميم فعالة لتحسين أداء ترانزستورات CNTFET فقد أظهرت النتائج أن تقليل القطر إلى أقل من 1 nm يعزز فجوة النطاق بشكل كبير (حتى 1.533eV)، مما يؤدي إلى كبح أُسي لتيار التسريب (I_{OFF}) يتجاوز ثمانية مراتب قياسية، محققاً نسبة I_{ON}/I_{OFF} استثنائية تتجاوز 10^{12} للأنابيب فائقة الصغر.

كما تم إدراج مقاومة التلامس (100 kΩ) والسعات الطفيلية في النموذج، وتم حساب منتج القدرة–التأخير .(PDP) أظهرت النتائج أن الأنابيب فائقة الصغر (7,0) مع عازل □SiO تحقق أقل PDP (1.17 aJ)، بينما استخدام عازل □HfO يقلل I_{OFF} بمقدار 4.4 مرات، ولكنه يزيد PDP بمقدار 6.4 مرات. فيما يخص الأداء الديناميكي، تتراوح سرعة التبديل بين τ = 0.27-2.40 ps وتردد القطع بين f_T = 66-595 GHz ، مما يجعل هذه الأجهزة أسرع بـ 10-100 مرة من ترانزستورات السيليكون التقليدية. كما تم نمذجة التسخين الذاتي، حيث ارتفعت درجة حرارة التشغيل بمقدار 19-30K، وهي درجة حرارة مقبولة للأجهزة الإلكترونية.

تم تحديد النطاق القطري 1.0-1.2nm كمنطقة تصميم مثلى للدوائر الرقمية، حيث يحقق توازناً بين تيار تشغيل مناسب (5-7μA)، ونسبة I_{ON}/I_{OFF} تتراوح بين $10^6 - 10^9$. كما تم تحليل حساسية الأداء لانحرافات التصنيع، حيث تبين أن الأقطار الأكبر من 1.2nmهي الأقل حساسية، مما يجعلها مناسبة للإنتاج الضخم.

يربط هذا البحث بين ميكانيكا الكم الأساسية وهندسة الأجهزة العملية، مقدماً إطاراً كمياً لتحسين مفاضلة الأداء–الطاقة. كما تم اقتراح منهجية للتكامل الهجين مع تقنيات CMOS الحالية في تطبيقات SRAM وأجهزةIoT ، مما يعزز واقعية البحث وقابليته للتطبيق التجاري. ينقل هذا العمل

النموذج الفكري من اعتبار الحصر الكمي قيداً فيزيائياً إلى توظيفه كمتغير تصميم، مفتتحاً آفاقاً جديدة للحوسبة الموفرة للطاقة.

6-2 التوصيات:

على الرغم من الإطار النظري القوي الذي تقدمه هذه الدراسة، إلا أن هناك بعض التحديات التي تحد من التطبيق العملي المباشر لنتائجها. أبرز هذه التحديات يتمثل في صعوبة التصنيع الدقيق واسع النطاق لأنابيب الكربون النانوية المتعرجة ذات الأقطار المضبوطة، بالإضافة إلى تأثيرات السطح البيني ومقاومة التلامس في الأجهزة المصغرة.

بناءً على ذلك، يمكن اقتراح عدة اتجاهات للبحث المستقبلي:

- يوصى بتصنيع نماذج أولية من الترانزستورات المقترحة بأقطار مختارة (0.556nm و 1.032nm و 1.588nm) لمقارنتها مع نتائج المحاكاة الحالية وقياس خصائصها الكهربائية.
- يوصى بدراسة الأنماط الحلزونية(Chiral) و (Armchair) في أعمال مستقبلية، حيث قد توفر هذه الأنماط فجوات نطاق مختلفة أو خصائص معدنية مفيدة للتوصيلات داخل الدائرة الواحدة.
- : دراسة هياكل تجمع أقطاراً مختلفة لتحقيق متطلبات تطبيقية متنوعة.
- تطبيق مبادئ التصميم الهجين المقترحة على مستوى الدوائر المتكاملة منخفضة الطاقة، خاصة في وحدات SRAM وأجهزة IoT .
- دراسة عوازل High-k أخرى مثل(□ZrSiO ، □HfSiO، □ZrO) وسمكات مختلفة لتحقيق أفضل توازن بين الأداء والتسريب.
- محاكاة مونت كارلو: يوصى بإجراء محاكاة مونت كارلو شاملة في الدراسات المستقبلية لتقييم صمود الأداء بشكل كامل تحت تأثير انحرافات تصنيع متعددة.

المراجع العلمية:

[1] Park, J., Rosenblatt, S., Yaish, Y., et al. (2004). Electron–phonon scattering in metallic single-walled carbon nanotubes. *Nano Letters*, *4*, 517–520. https://doi.org/10.1021/nl035258c
[2] Wind, S. J., Appenzeller, J., & Avouris, P. (2003). Lateral scaling in carbon nanotube field-effect transistors. *Physical Review Letters*, *91*, 058301. https://doi.org/10.1103/PhysRevLett.91.058301
[3] Alvi, P. A., Lal, K. M., Siddiqui, M. J., & Naqvi, S. A. H. (2005). Carbon nanotubes field effect transistors: A review. *Indian Journal of Pure and Applied Physics*, *43*, 899–904.
[4] Jung, M., Schindele, J., Nau, S., et al. (2013). Ultraclean single, double, and triple carbon nanotube quantum dots with recessed Re bottom gates. *Nano Letters*, *13*, 4522–4526. https://doi.org/10.1021/nl402584p
[5] Schmid, D. R. (2014). *Suspended carbon nanotubes as electronical and nano-electro-mechanical hybrid systems in the quantum limit* (Doctoral dissertation). University of Regensburg.
[6] Bányai, L., & Koch, S. W. (1993). *Semiconductor quantum dots* (World Scientific Series on Atomic, Molecular and Optical Physics, Vol. 2). World Scientific.
[7] Brus, L. E. (1984). Electron–electron and electron–hole interactions in small semiconductor crystallites: The size dependence of the lowest excited electronic state. *The Journal of Chemical Physics*, *80*, 4403–4409. https://doi.org/10.1063/1.447218
[8] Verma, A., Gupta, H., & Chaturvedi, N. (2014). Analysis of the operational characteristics of CNTFET. *International Journal of Enhanced Research in Science Technology & Engineering*, *3*(3), 168–173.
[9] Singh, A. K. (2018). An analytical analysis of quantum capacitance in nano-scale single-wall carbon nano tube field effect transistor (CNTFET). *International Journal of Nanoelectronics and Materials*, *11*(3), 249–262

[10] Karamitaheri, H. (2013). *Thermal and thermoelectric properties of nanostructures* (Doctoral dissertation). Vienna University of Technology.

[11] Deng, J., & Wong, H.-S. P. (2007). A compact SPICE model for carbon-nanotube field-effect transistors including nonidealities and its application—Part II: Full device model and circuit performance benchmarking. *IEEE Transactions on Electron Devices*, *54*(12), 3195–3205. https://doi.org/10.1109/TED.2007.909043

[12] بشور، خ. (2021)، *تحسين أداء ترانزستورات الأثر الحقلي باستخدام الأنابيب النانوية لتطبيقات مختلفة* (أطروحة دكتوراه). جامعة حمص، كلية الهندسة الميكانيكية والكهربائية، قسم هندسة الالكترونيات والاتصالات.

[13] Lee, C.-S., & Wong, H.-S. P. (2015). Virtual-Source Carbon Nanotube Field-Effect Transistors Model Version 1.0.1: Technical User's Manual. *Stanford University, Dept. of Electrical Engineering*.

[14] Saito, R., Dresselhaus, G., & Dresselhaus, M. S. (1998). Physical properties of carbon nanotubes. *Imperial College Press*.

[15] Uyemura, J. (1988). Fundamentals of MOS digital integrated circuits. *Addison-Wesley*.

[16] John, D. L., & Pulfrey, D. L. (2006). Switching-speed calculations for Schottky-barrier carbon nanotube FETs. *Department of Electrical and Computer Engineering, University of British Columbia*.

[17] Pacheco-Sanchez, A., Bejenari, I., & Schröter, M. (2019). Self-heating characterization and thermal resistance modeling in multitube CNTFETs. *IEEE Transactions on Electron Devices, 66*(11), 4566-4571.

[18] Haroon, & Ahsan, M. A. H. (2023). Effect of van-Hove singularities in single-walled carbon nanotube leads on transport through T-shaped double quantum dot system. *Current Applied Physics*, 56, 100-110.

[19] Guo, J., & Lundstrom, M. (2005). Role of phonon scattering in carbon nanotube field-effect transistors. *Applied Physics Letters, 86*(19), 193103.

[20] Pourfath, M. (2007). *Numerical study of quantum transport in carbon nanotube-based transistors* [Doctoral dissertation, Technische Universität Wien].

[21] Burden, R. L., & Faires, J. D. (2011). *Numerical analysis* (9th ed.). Brooks/Cole, Cengage Learning.

[22] Ameen, S., Farhan, S., Monsur, F., & Nayan, F. (2024). Numerical analysis of diameter dependency of control coefficient of carbon nanotube field effect transistor. *Majlesi Journal of Electrical Engineering*, *18*(2), 1–7. Article 182435. https://dx.doi.org/10.57647/j.mjee.2024.1802.37

[23] Bachour, K., Ali, M., & Alabboud, I. (2020). Impact of changing channel length and band gaps of a carbon nanotube on the current of a Carbon Nanotube Field Effect Transistors (CNTFETs). *NJES*, *23*, 21–29. https://doi.org/10.29194/NJES.23010021

[24] Desgreys, P., Gomes Da Silva, J., & Robert, D. (2006). Dispersion impact on ballistic CNTFET n+-i-n+ performances. In *Proceedings of the European Nano Systems Workshop (ENS 2006)*. Paris, France.

[25] Sakib, M. N., Haque, A., & Nabi, M. (2016). Temperature effect of CNTFET under different dielectric materials. *International Journal of Innovative Research in Electrical, Electronics, Instrumentation and Control Engineering*, *4*(1), 1–4.

[26] Gupta, B. K., & Mishra, M. (2018). Comparative study of Ion/Ioff ratio of silicon nanowire transistor (SNWT) with planner MOSFET. *Bulletin of Pure and Applied Sciences Section D – Physics*, *37*, 1–6. https://doi.org/10.5958/2320-3218.2018.00001.5

[27] Capaz, R. B., Spataru, C. D., Tangney, P., Cohen, M. L., & Louie, S. G. (2008). Temperature dependence of the band gap of semiconducting carbon nanotubes. *Physical Review Letters*, *100*(4), 046801. https://doi.org/10.1103/PhysRevLett.100.046801